



H-A

~~SD~~ 6/4/01 ~~7~~ ~~SECTOR~~

PATENT  
450100-02846

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants : Takahiro ICHIKAWA et al.  
Serial No. : 09/712,589  
Filed : November 14, 2000  
For : DATA REPRODUCTION APPARATUS AND METHOD  
Art Unit : 2615

745 Fifth Avenue  
New York, New York 10151  
Tel. (212) 588-0800

I hereby certify that this correspondence is being  
deposited with the United States Postal Service as  
first class mail in an envelope addressed to:  
Assistant Commissioner for Patents  
Washington, D.C. 20231, on May 9, 2001

Glenn F. Savit, Reg. No. 37,437

Name of Applicant, Assignee or  
Registered Representative

*Glenn F. Savit*

Signature

May 9, 2001

Date of Signature

CLAIM OF PRIORITY

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:


In support of the claim of priority under 35. U.S.C.  
§ 119 asserted in the Declaration accompanying the above-entitled  
application, as filed, please find enclosed herewith certified  
copies of Japanese Application Nos. 11-325934 and 2000-254405,  
filed in Japan on 16 November 1999 and 24 August 2000,  
respectively, forming the basis for such claim.

PATENT  
450100-02846

Acknowledgment of the claim of priority and of the  
receipt of said certified copy(s) is requested.

Respectfully submitted,

FROMMER LAWRENCE & HAUG LLP  
Attorneys for Applicants

By:   
Glenn F. Savit  
Reg. No. 37,437  
Tel. (212) 588-0800

Enclosure(s)



日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出 願 年 月 日  
Date of Application:

1 9 9 9 年 1 1 月 1 6 日

願 番 号  
Application Number:

平成 1 1 年 特 許 願 第 3 2 5 9 3 4 号

願 人  
Applicant (s):

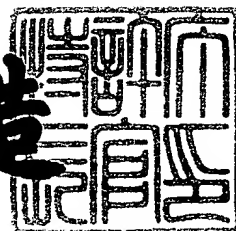
ソニー株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2 0 0 0 年 9 月 1 8 日

特 許 庁 長 官  
Commissioner,  
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 9900489302

【提出日】 平成11年11月16日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 G11B 20/10

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 市川 高廣

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 石田 隆行

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 清水 義則

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100067736

【弁理士】

【氏名又は名称】 小池 晃

【選任した代理人】

【識別番号】 100086335

【弁理士】

【氏名又は名称】 田村 榮一

【選任した代理人】

【識別番号】 100096677

【弁理士】

【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ再生装置及び方法

【特許請求の範囲】

【請求項 1】 セクタ単位でアドレス情報が付加され M P E G (Moving Picture Experts Group) 規格に準拠した M P E G データを記録媒体から再生する再生手段と、

上記再生手段で再生された M P E G データに付加されたアドレス情報を用いて、再生信号となる M P E G データか否かを示す第 1 の再生制御情報を生成する第 1 の再生制御情報生成手段と、

M P E G データを記憶する記憶手段と、

上記再生手段で再生され上記記憶手段に記憶された M P E G データのうち、上記第 1 の再生制御情報で再生信号となる M P E G データとされた M P E G データについて誤り訂正を行って誤り訂正された M P E G データを上記記憶手段に記憶する誤り訂正手段と、

上記誤り訂正手段で誤り訂正がされた M P E G データのうち、再生信号となる M P E G データを示す第 2 の再生制御情報を、各ピクチャの開始位置に応じて生成する第 2 の再生制御情報生成手段と、

上記誤り訂正手段で誤り訂正され上記記憶手段に記憶された M P E G データを復号して再生信号として出力する復号手段と、

上記第 2 の再生制御情報生成手段で生成された第 2 の再生制御情報を参照して、上記記憶手段に記憶された M P E G データのうち一部の M P E G データを上記記憶手段から上記復号手段に出力して早送り再生を行うように制御する制御手段と

を備えることを特徴とするデータ再生装置。

【請求項 2】 上記記憶手段は、リングバッファであり、上記記録媒体から上記再生手段により再生された少なくとも 1 トラック分の M P E G データ又は上記誤り訂正手段で誤り訂正された少なくとも 1 トラック分の M P E G データを記憶すること

を特徴とする請求項 1 記載のデータ再生装置。

【請求項 3】 上記制御手段は、上記第 2 の再生制御情報生成手段で生成した第 2 の再生制御情報に基づいて、上記リングバッファのデータ出力ポインタを制御すること

を特徴とする請求項 2 記載のデータ再生装置。

【請求項 4】 上記記憶手段には上記第 1 の再生制御情報生成手段で生成された第 1 の再生制御情報とセクタ単位の M P E G データとが関連づけられて記憶され、上記誤り訂正手段は上記記憶手段に第 1 の再生制御情報と関連づけられて記憶された M P E G データについて誤り訂正をし、

上記記憶手段には上記第 2 の再生制御情報生成手段で生成された第 2 の再生制御情報とセクタ単位の M P E G データとが関連づけられて記憶され、上記制御手段は上記記憶手段に第 2 の再生制御情報と関連づけられて記憶された M P E G データを再生するように制御すること

を特徴とする請求項 1 記載のデータ再生装置。

【請求項 5】 上記記憶手段に記憶する M P E G データの入出力を制御する記憶制御手段を備え、

上記記憶制御手段は、上記記録媒体から上記再生手段により再生され、M P E G データとパリティデータとが順次配列されたデータ構造を有する M P E G データを再配列させて上記記憶手段に記憶すること

を特徴とする請求項 1 記載のデータ再生装置。

【請求項 6】 上記第 1 の再生制御情報生成手段は、上記再生手段で再生した M P E G データの各セクタに付加されたセクタアドレス情報に基づいて、再生信号として出力される M P E G データを示す情報を第 1 の再生制御情報として生成すること

を特徴とする請求項 1 記載のデータ再生装置。

【請求項 7】 上記記録媒体は、光が照射されることで再生が行われる光ディスクであり、上記再生手段は、光ピックアップからなること

を特徴とする請求項 1 記載のデータ再生装置。

【請求項 8】 上記記録媒体には、画像信号が記録されていること

を特徴とする請求項 1 記載のデータ再生装置。

【請求項 9】 上記第 2 の再生制御情報生成手段は、上記誤り訂正手段で誤り訂正した結果を示す訂正結果情報、MPEG データの種類を示すデータ種類情報に基づいて、上記再生手段で再生する情報を第 2 の再生制御情報として生成し、

上記制御手段は、上記第 2 の再生制御情報生成手段で生成した第 2 の再生制御情報に基づいて上記記憶手段から上記復号手段に出力する MPEG データを制御すること

を特徴とする請求項 1 記載のデータ再生装置。

【請求項 1 0】 セクタ単位でアドレス情報が付加され MPEG (Moving Picture Experts Group) 規格に準拠した MPEG データを記録媒体から再生し、

再生した MPEG データのアドレス情報を用いて、再生信号となる MPEG データか否かを示す第 1 の再生制御情報を生成し、

上記第 1 の再生制御情報で再生信号となる MPEG データとされた MPEG データについて誤り訂正を行い、

誤り訂正をした MPEG データのうち、各ピクチャの開始位置に応じて再生信号となる MPEG データを示す第 2 の再生制御情報を生成し、

上記第 2 の再生制御情報を参照して、誤り訂正された MPEG データのうち一部の MPEG データを復号して早送り再生すること

を特徴とするデータ再生方法。

【請求項 1 1】 再生した少なくとも 1 トラック分のデータ又は誤り訂正した少なくとも 1 トラック分のデータをリングバッファに記憶すること

を特徴とする請求項 1 0 記載のデータ再生方法。

【請求項 1 2】 上記第 2 の再生制御情報に基づいて、上記リングバッファのデータ出力ポインタを制御すること

を特徴とする請求項 1 1 記載のデータ再生方法。

【請求項 1 3】 上記第 1 の再生制御情報をセクタ単位の MPEG データと関連づけて記憶し、

上記第 1 の再生制御情報と関連づけられた MPEG データに誤り訂正をし、

上記第 2 の再生制御情報を、セクタ単位の MPEG データと関連づけて記憶し



上記第 2 の再生制御情報と関連づけられた M P E G データを復号して早送り再生すること

を特徴とする請求項 1 0 記載のデータ再生方法。

【請求項 1 4】 上記記録媒体から再生され、M P E G データとパリティデータとが順次配列されたデータ構造を有するデータを再配列させて上記リングバッファに記憶すること

を特徴とする請求項 1 0 記載のデータ再生方法。

【請求項 1 5】 再生した M P E G データの各セクタに付加されたセクタアドレス情報に基づいて、再生信号として出力される M P E G データを示す情報を第 1 の再生制御情報として生成すること

を特徴とする請求項 1 0 記載のデータ再生方法。

【請求項 1 6】 上記記録媒体は光が照射されることで再生が行われる光ディスクであり、光ピックアップを用いて再生を行うこと

を特徴とする請求項 1 0 記載のデータ再生方法。

【請求項 1 7】 上記記録媒体には、画像信号が記録されていること

を特徴とする請求項 1 0 記載のデータ再生方法。

【請求項 1 8】 誤り訂正した結果を示す訂正結果情報、データの種類を示すデータ種類情報を第 2 の再生制御情報として生成し、

生成した第 2 の再生制御情報を参照して復号を行うこと

を特徴とする請求項 1 0 記載のデータ再生方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、例えば、光ディスクや光磁気ディスクなどのディスク状記録媒体に記録されている画像データ又は音声データ等を時系列の順方向若しくは逆方向の早送り再生する場合に用いて好適なデータ再生装置及び方法に関する。

【0 0 0 2】

【従来の技術】

例えば M P E G (Moving Picture Experts Group) 等の所定の規格に準拠する

画像圧縮手法で圧縮され、光ディスク等の記録媒体に記録された動画像又は音声を示すデータ（以下、MPEGデータと呼ぶ。）を再生する光ディスク装置としては、例えば図13に示すようなものがあった。

#### 【0003】

この光ディスク装置100では、光ピックアップ102により光ディスク101にレーザ光を照射して反射光から光ディスク101に記録されているMPEGデータを再生する。このとき、光ピックアップ102により検出されたMPEGデータは、復調回路103に入力されて復調される。復調回路103により復調されたMPEGデータは、セクタ検出部104、メモリコントローラ105を介してリングバッファメモリ106に供給された後、誤り訂正処理、デコード処理等が行われて出力される。

#### 【0004】

ここで、セクタ検出回路104は、復調回路103で復調されたMPEGデータから、セクタアドレスナンバ（光ディスク101のセクタに割り当てられたアドレス）を検出し、メモリコントローラ105に出力する。ここで、セクタ検出回路104は、例えばセクタアドレスナンバを検出することができなかったり、検出することができても、それが、例えば連続していなかった場合、トラックジャンプ制御回路107にセクタアドレスナンバ異常信号を出力する。

#### 【0005】

エラー訂正回路108は、セクタ検出回路104を介して復調回路103より供給され、リングバッファメモリ106に記憶されたMPEGデータ読み出して誤りを検出し、MPEGデータに付加されているパリティビット（パリティデータ）を用いて誤り訂正を行う。このエラー訂正回路108は、誤り訂正を行ってもデータの誤りを訂正することができなかつた場合、トラックジャンプ制御回路107にエラー発生信号を出力する。誤りの訂正が行われたMPEGデータは、エラー検出部109でのエラー検出処理が行われてリングバッファメモリ106に供給され、メモリコントローラ105の制御にしたがって記憶される。

#### 【0006】

メモリコントローラ105は、リングバッファメモリ106に格納するデータ

等の管理を行う。メモリコントローラ 1 0 5 は、セクタ検出回路 1 0 4 の出力から、光ディスク 1 0 1 の各セクタ毎のセクタアドレスナンバを読み取り、セクタアドレスナンバに対応して、セクタ検出回路 1 0 4 からのデータを、リングバッファメモリ 1 0 6 に記憶させる（リングバッファメモリ 1 0 6 に書き込む）書き込みアドレス（書き込みポインタ WP）を指定する。また、メモリコントローラ 1 0 5 は、セクタ検出回路 1 0 4 からリングバッファメモリ 1 0 6 に記憶されたデータ量が 1 E C C（Error Correction Codes）ブロックを超えているかを判定し、リングバッファメモリ 1 0 6 からエラー訂正回路 1 0 8 に M P E G データを読み出すアドレス、及び、誤り訂正が行われた M P E G データをリングバッファメモリ 1 0 6 に記憶させるアドレス（E C C 終了ポインタ EP）を指定する。

#### 【 0 0 0 7 】

また、メモリコントローラ 1 0 5 は、後段のビデオデコーダ 1 1 1 及びオーディオデコーダ 1 1 2 からのコードリクエスト信号に基づき、リングバッファメモリ 1 0 6 に書き込まれた M P E G データの読み出しアドレス（出力ポインタ RP）を指定する。そして、このリクエスト信号により、リングバッファメモリ 1 0 6 からデータが読み出される。

#### 【 0 0 0 8 】

再生されて出力される M P E G データは、リングバッファメモリ 1 0 6 からデマルチプレクサ 1 0 0 に供給される。デマルチプレクサ 1 0 0 は、パケットヘッダの情報に従って、ビデオデータとオーディオデータとを分離する。分離されたビデオデータは、ビデオバッファ 1 1 3 を介して、ビデオデコーダ 1 1 1 に供給される。オーディオデータは、オーディオバッファ 1 1 4 を介して、オーディオデコーダ 1 1 2 に供給される。ビデオデコーダ 1 1 1 は、例えば M P E G 2 規格に基づいてデコードを行う。以上のようにしてデコードされたビデオデータ及びオーディオデータは、D/A 変換処理等が施された後、出力端子 1 1 5 及び出力端子 1 1 6 から出力される。

#### 【 0 0 0 9 】

上述した従来の光ディスク装置 1 0 0 において、リングバッファメモリ 1 0 6 に書き込まれた M P E G データは、上述のようにエラー訂正された後、ビデオデ

コーダ 1 1 1 からのコードリクエスト信号に対応してビデオバッファ 1 1 3 に供給される。ここで、例えば単純な画像に関するデータ処理が続き、ビデオバッファ 1 1 3 からビデオデコーダ 1 1 1 へのデータ転送量が少なくなると、リングバッファメモリ 1 0 6 からビデオバッファ 1 1 3 へのデータ転送量も少なくなる。すると、リングバッファメモリ 1 0 6 の記憶データ量が多くなり、オーバーフローが発生する恐れがある。このため、トラックジャンプ制御回路 1 0 7 は、メモリコントローラ 1 0 5 により制御されている書き込みポインタ WP 及び再生ポイント RP によりリングバッファメモリ 1 0 6 が現在記憶しているデータ量を算出（検出）し、そのデータ量があらかじめ設定された所定の基準値を越えた場合、リングバッファメモリ 1 0 6 がオーバーフローする恐れがあると判断して、サーボ回路 1 1 7 にトラックジャンプ指令を出力する。

#### 【 0 0 1 0 】

トラックジャンプ制御回路 1 0 7 は、セクタ検出回路 1 0 4 からのセクタアドレスナンバ異常信号またはエラー訂正回路 1 0 8 からのエラー発生信号を検出した場合、メモリコントローラ 1 0 5 により制御されている ECC 終了ポインタ EP と出力ポインタ RP からリングバッファメモリ 1 0 6 内に残存している出力可能データ量を求めるとともに、現在のトラック位置から、光ディスク 1 0 1 が 1 回転する間（光ディスク 1 0 1 の 1 回転待ちの間）に、リングバッファメモリ 1 0 6 からビデオバッファ 1 1 3 への読み出しを保証するのに必要なデータ量を求める。リングバッファメモリ 1 0 6 の残存データ量が大きい場合、リングバッファメモリ 1 0 6 から最高の転送レートで MPEG データが読み出されてもリングバッファメモリ 1 0 6 にはアンダーフローが生じないため、トラックジャンプ制御回路 1 0 7 は、エラー発生位置を光ピックアップ 1 0 2 で再度再生させることによりエラー回復が可能であると判断して、サーボ回路 1 1 7 にトラックジャンプ指令を出力する。

#### 【 0 0 1 1 】

トラックジャンプ制御回路 1 0 7 によりトラックジャンプ指令が出力されると、サーボ回路 1 1 7 は、光ピックアップ 1 0 2 による再生位置をトラックジャンプさせる。即ち、例えば光ディスク 1 0 1 の内周から外周へ MPEG データが記

録されている場合、サーボ回路 1 1 7 は、現在位置から内周側の隣接トラックへ光ピックアップ 1 0 2 をジャンプさせる。そして、光ピックアップ 1 0 2 による再生位置が、光ディスク 1 0 1 が再び 1 回転して元の位置に到来するまでの間、つまりセクタ検出回路 1 0 4 から得られるセクタアドレスナンバがトラックジャンプ時のセクタアドレスナンバになるまでの間、リングバッファメモリ 1 0 6 への新たな M P E G データの書き込みが禁止され、既にリングバッファメモリ 1 0 6 に記憶された M P E G データは、必要に応じてビデオバッファ 1 1 3 に転送される。

#### 【 0 0 1 2 】

トラックジャンプ後、セクタ検出回路 1 0 4 から得られるセクタアドレスナンバがトラックジャンプ時のセクタアドレスナンバと一致しても、リングバッファメモリ 1 0 6 に記憶されているデータ量が所定の基準値を越えている場合、すなわちリングバッファメモリ 1 0 6 がオーバーフローする可能性がある場合、リングバッファメモリ 1 0 6 への M P E G データの書き込みは再開されず、再びトラックジャンプが行われる。

#### 【 0 0 1 3 】

システムコントローラ 1 1 8 は、上述した各部を制御し、リングバッファメモリ 1 0 6 に書き込んで再生するデータを予めセクタ検出部 1 0 4 にセクタアドレスナンバとして指定する。例えば、システムコントローラ 1 1 8 は、書き込み開始指定アドレス ( S S A ) と書き込み終了アドレス ( E S A ) を指定する。そして、光ディスク 1 0 1 に記録された M P E G データを再生するときには、システムコントローラ 1 1 8 は、トラックジャンプ制御回路 1 0 7 に書き込み開始指定アドレス S S A を供給することで、サーボ回路 1 1 7 にトラックジャンプ指令を出力させる。これにより、サーボ回路 1 1 7 は光ピックアップ 1 0 2 を駆動させて書き込み開始指定アドレス S S A にしたかったトラック位置にジャンプさせる。セクタ検出部 1 0 4 は、復調回路 1 0 3 で復調された M P E G データから、セクタアドレスナンバを検出し、メモリコントローラ 1 0 5 に出力する。メモリコントローラ 1 0 5 は、セクタ検出部 1 0 4 の出力から、光ディスク 1 0 1 の各セクタごとのセクタアドレスナンバを読みとり、セクタごとに書き込み開始指定ア

ドレス SSA、書き込み終了アドレス ESA と比較して一致するか否かを判定する。

#### 【0014】

例えば MPEG データを再生するための光ディスク装置 100 は、リングバッファメモリ 106 に ECC ブロック単位で MPEG データを書き込む。すなわち、セクタアドレスナンバが書き込み開始指定アドレス SSA と一致したセクタの MPEG データが含まれる ECC ブロックから、書き込み終了アドレス ESA と一致するセクタの MPEG データが含まれる ECC ブロックまでの MPEG データがリングバッファメモリ 106 に書き込まれる。

#### 【0015】

また、セクタ検出部 104 では、セクタ毎にセクタ情報として、スタートセクタ情報、エンドセクタ情報、出力指定セクタ情報を生成して、MPEG データとともにリングバッファメモリ 106 の所定領域に書き込む。上記スタートセクタ情報、エンドセクタ情報、出力指定セクタ情報は 1 ビットのデータで表現され、スタートセクタ情報はセクタ検出部 104 で検出したセクタのセクタアドレスが書き込み開始指定アドレス SSA と一致したときには“1”とされ、エンドセクタ情報はセクタ検出部 104 で検出したセクタのセクタアドレスが書き込み終了アドレス ESA と一致したときには“1”とされ、出力指定セクタ情報はセクタ検出部 104 で検出したセクタのセクタアドレスが書き込み開始指定アドレス SSA ～書き込み終了アドレス ESA の場合に“1”とされる。

#### 【0016】

このセクタ情報は、誤り訂正及びエラー検出の終了後に、リングバッファメモリ 106 からデマルチプレクサ 100 にデータを出力するとき、セクタ毎にデータを読み出す前にリングバッファメモリ 106 からメモリコントローラ 105 に読み出される。システムコントローラ 118 は、出力指定セクタ情報のビットに基づいて、リングバッファメモリ 106 から MPEG データを後段のデコーダ 112, 113 に出力するかを判定するとともに、リングバッファメモリ 106 から出力するデータとともにデータストロブ信号を出力するか否かを決定するのに使用する。上記データストロブ信号とは、デコーダ 112, 113 での動作

を制御する信号であり、有効なときにはデコーダ 1 1 2, 1 1 3 は、リングバッファメモリ 1 0 6 からの M P E G データを受け取り、無効のときには受け取らなくする。

#### 【0 0 1 7】

例えば、図 1 4 に示すように、E C C ブロック (N) のセクタ (2) ~ セクタ (D) が出力指定されると、E C C ブロック (N) のセクタ (0) ~ セクタ (F) がリングバッファメモリ 1 0 6 に書き込まれて、エラー訂正が行われる。続いて、E C C ブロック (M) のセクタ (4) ~ (C) の M P E G データが出力指定されると、E C C ブロック (M) のセクタ (0) ~ セクタ (F) がリングバッファメモリ 1 0 6 に書き込まれて、エラー訂正が行われる。エラー訂正後の M P E G データは、図 1 5 に示すように、出力指定のセクタの M P E G データ (DATA の \* 印部分) のみデータストローブ信号 (STB) が有効 (1) となる。例えばデコーダ 1 1 2, 1 1 3 では、データストローブ信号 (STB) が “1” のときの M P E G データ (DATA) をクロック (CLK) が “1” の時刻で受け取る。ここで、図 1 5 中の \* は有効データであることを示す。このように、従来の光ディスク装置 1 0 0 では、リングバッファメモリ 1 0 6 の出力を制御するときに、セクタ情報を用いることで、システムコントローラ 1 1 8 でセクタ毎に出力を指定する処理を行わずに M P E G データの再生を行う。

#### 【0 0 1 8】

従来の光ディスク装置 1 0 0 で順方向若しくは逆方向の早送り再生を行う際に、ビデオデコーダ 1 1 1 で M P E G 規格に準拠した I ピクチャのみをデコードして高速再生を行う場合、光ディスク 1 0 1 に記録された M P E G データのうち、I ピクチャが配置されている位置がシステムコントローラ 1 1 8 で認識できないことがある。このとき、システムコントローラ 1 1 8 は、書き込み開始指定アドレス S S A を適当な値に設定し、書き込み終了アドレス E S A を書き込み開始指定アドレス S S A の設定値に対して十分に大きな値を設定する。次いで、システムコントローラ 1 1 8 は、再生を開始し、セクタ検出、バッファリング、誤り訂正された M P E G データをビデオデコーダ 1 1 1 に出力し、ビデオデコーダ 1 1 1 が 1 枚の I ピクチャを再生するように制御する。次いで、システムコントロー

ラ 1 1 8 は、光ピックアップ 1 0 2 を所定数離れた位置にトラックジャンプさせて次の I ピクチャを再生することで早送り再生を行っていた。

【 0 0 1 9 】

【発明が解決しようとする課題】

上述した光ディスク装置 1 0 0 は、例えば光ディスク 1 0 1 のセクタ ( 3 ) ～セクタ ( 4 ) に亘って記録された I ピクチャのみを再生して順方向の早送り再生を行う際、例えば図 1 6 に示すような処理を行う。

【 0 0 2 0 】

先ず、光ディスク装置 1 0 0 のシステムコントローラ 1 1 8 は、書き込み開始指定アドレス S S A の値をセクタ ( 2 ) と設定するとともに、書き込み終了アドレス E S A の値をセクタ ( 9 9 ) と設定する。そして、システムコントローラ 1 1 8 は、図 1 6 ( a ) に示すようにセクタ ( 0 ) から順方向に向かって再生を行う ( P B \_ D A T A ) 。

【 0 0 2 1 】

次に、セクタ検出部 1 0 4 では、セクタ ( 2 ) を検出すると、図 1 6 ( b ) に示すように、セクタ ( 2 ) 以降のセクタの M P E G データをメモリコントローラ 1 0 5 を介してリングバッファメモリ 1 0 6 に書き込み開始する ( B U F F \_ W R ) 。

【 0 0 2 2 】

次に、1 E C C ブロック分のデータがリングバッファメモリ 1 0 6 に書き込まれたと判定すると、図 1 6 ( c ) に示すように、メモリコントローラ 1 0 5 は、セクタ ( 2 ) 以降の M P E G データをリングバッファメモリ 1 0 6 からエラー訂正回路 1 0 8 に出力してエラー訂正処理を開始させる ( E C C ) 。

【 0 0 2 3 】

次に、誤り訂正処理、誤り検出処理が終了すると、メモリコントローラ 1 0 5 は、再度リングバッファメモリ 1 0 6 に書き込まれた M P E G データをデマルチプレクサ 1 0 0 に出力し、ビデオバッファ 1 1 3、ビデオデコーダ 1 1 1 を介してデコードを行わせる ( 図 1 6 ( d )、B U F F \_ R D )。これに応じて、ビデオデコーダ 1 1 1 では入力された M P E G データのデコードを行い ( 図 1 6 ( e )、V I D E O \_ D E C )、出力端子 1 1 5 から出力することで外部に接続された表示装置で新



たな I ピクチャ (I-pic(new)) を表示し (図 1 6 (f)、DISPLAY)、デコードが完了したことに応じて、光ピックアップ 1 0 2 をトラックジャンプさせる (図 1 6 (a)、jump)。

## 【 0 0 2 4 】

したがって、従来の光ディスク装置 1 0 0 では、I ピクチャの配置を認識しないで I ピクチャのみを用いた早送り再生を行うときには、書き込み開始指定アドレス S S A を適当な値に設定して再生を開始するので、I ピクチャがセクタ (3) ~ セクタ (4) に配置されているときであっても、余分なセクタ (6)、セクタ (7) などを再生していた。したがって、従来の光ディスク装置 1 0 0 では、余分な M P E G データを再生するのに要する時間だけ、次の I ピクチャを再生するまでの時間が長くなってしまう。従来の光ディスク装置 1 0 0 では、I ピクチャを再生する時間間隔が大きくなり、滑らかな早送り再生を行うことができないという問題がある。

## 【 0 0 2 5 】

これに対して、特開平 8 - 7 9 6 8 7 号公報で記載されているように、エラー訂正後の M P E G データを解析することで、I ピクチャの末尾の M P E G データを含むセクタの位置を検出することができる光ディスク装置がある。上述の光ディスク装置 1 0 0 と特開平 8 - 7 9 6 8 7 号公報で記載の光ディスク装置は、リングバッファメモリ 1 0 6 の前段に E C C 回路 (エラー訂正回路 1 0 8、エラー検出回路 1 0 9) とストリーム検出回路が接続される点で異なる。なお、以下の説明では、上述の光ディスク装置 1 0 0 と同様の部分については同一名称を用いて説明する。

## 【 0 0 2 6 】

この光ディスク装置 1 0 0 は、I ピクチャを含むセクタの M P E G データについて誤り訂正処理を完了して一旦リングバッファメモリ 1 0 6 に記憶したら、光ピックアップ 1 0 2 を所定数離れたトラックにジャンプさせる。このため、この光ディスク装置 1 0 0 では、リングバッファメモリ 1 0 6 から M P E G データをデコーダ側に読み出す時刻からデコーダで I ピクチャを再生する時刻までの時間だけ、上述した光ディスク装置 1 0 0 よりも次の I ピクチャの M P E G データを

リングバッファメモリ 1 0 6 に記憶するまでの時間を短縮することができる。

【 0 0 2 7 】

このような光ディスク装置 1 0 0 では、例えば I ピクチャの M P E G データがセクタ ( 3 ) ～セクタ ( 4 ) に亘って光ディスク 1 0 1 に記録されている場合には、図 1 7 に示すような処理を行う。

【 0 0 2 8 】

この図 1 7 によれば、まず、システムコントローラ 1 1 8 は、書き込み開始指定アドレス S S A の値をセクタ ( 2 ) と設定するとともに、書き込み終了アドレス E S A の値をセクタ ( 9 9 ) と設定する。そして、システムコントローラ 1 1 8 は、図 1 7 ( a ) に示すように、セクタ ( 0 ) から順方向に向かって再生を行う ( P B \_ D A T A ) 。

【 0 0 2 9 】

次に、セクタ検出部 1 0 4 は、光ピックアップ 1 0 2 で再生して復調回路 1 0 3 を介して入力された M P E G データからセクタ ( 2 ) の M P E G データを検出すると、時刻  $t_2$  以降からセクタ ( 2 ) 以降の M P E G データをエラー訂正回路 1 0 8 の内部に備えられたエラー訂正用のメモリに書き込む ( 図 1 7 ( b ) 、 E C C \_ R A M \_ W R ) 。

【 0 0 3 0 】

次に、システムコントローラ 1 1 8 は、メモリコントローラ 1 0 5 が 1 E C C ブロック分の M P E G データをエラー訂正用のメモリに記憶したと判定したことに応じて、時刻  $t_3$  において、エラー訂正用のメモリに記憶したセクタ ( 2 ) 以降の M P E G データを誤り訂正処理、誤り検出処理するように制御する ( 図 1 7 ( c ) 、 E C C ) 。

【 0 0 3 1 】

次に、セクタ ( 2 ) 以降のエラー訂正処理及びエラー検出処理を終了すると、エラー訂正回路 1 0 8 に内蔵したエラー訂正用メモリにエラー訂正処理後のデータを記憶し、時刻  $t_4$  以降エラー訂正用メモリから図示しないストリーム検出回路にデータを出力する ( 図 1 7 ( d ) 、 E C C \_ R A M \_ R D ) 。

## 【0032】

次に、ストリーム検出回路では、例えば各ピクチャに付加されたピクチャヘッダに格納された情報等を参照して、IピクチャのMPEGデータの末尾を検出する（図17（e）、STREAM\_DET）。

## 【0033】

次に、メモリコントローラ105では、ストリーム検出回路で検出したIピクチャの末尾を示す情報に基づいて、時刻 $t_4$ ～時刻 $t_7$ に亘って、IピクチャのMPEGデータの先頭から末尾までのMPEGデータを含むセクタ（2）～セクタ（4）をリングバッファメモリ106に書き込む（図17（f）、BUFF\_WR）。

## 【0034】

次に、リングバッファメモリ106に、セクタ（2）以降のMPEGデータを書き込むと、時刻 $t_5$ からセクタ（2）以降のMPEGデータをデマルチプレクサ100に出力し（図17（g）、BUFF\_RD）、時刻 $t_6$ からビデオデコーダ111でIピクチャのMPEGデータのデコードを開始する（図17（h）、VIDEO\_DEC）。そして、ビデオデコーダ111でのデコードが完了すると、出力端子115を介して外部の表示装置に出力し、デコードしたIピクチャを表示する（図17（i）、DISPLAY）。

## 【0035】

ここで、図17に示す処理では、誤り訂正処理及び誤り検出処理後のMPEGデータにストリーム検出回路でIピクチャの末尾を検出すると、システムコントローラ118は、次のIピクチャを再生するために、光ピックアップ102をトラックジャンプさせる。

## 【0036】

したがって、このような処理を行う従来の光ディスク装置100では、図16に示す処理を行う場合と比較して、ビデオデコーダ111でIピクチャのMPEGデータのデコードに要する時間だけトラックジャンプを開始する時間を短縮することができる。

## 【0037】

しかしながら、図17に示す処理を行う光ディスク装置100では、エラー訂

正用メモリと、リングバッファメモリ 106 とが別構成となっており、エラー訂正回路 108 に内蔵されたエラー訂正用メモリからリングバッファメモリ 106 に M P E G データを転送する時間が必要である。すなわち、図 17 に示す処理を行う光ディスク装置 100 では、誤り訂正処理を終了した後に、ストリーム検出回路で I ピクチャの末尾を検出し、I ピクチャの末尾までの M P E G データをストリーム検出回路から再度リングバッファメモリ 106 に記憶する必要がある。したがって、図 17 に示す処理を行っても、次の I ピクチャを再生するまでの時間が長くなり、I ピクチャを再生する時間間隔が大きくなり、滑らかな早送り再生を行うことができなくなるという問題がある。

#### 【0038】

更に、図 17 に示す処理を行う光ディスク装置 100 では、リングバッファメモリ 106 とエラー訂正用メモリが別個であり、エラー訂正用メモリをエラー訂正回路 108 に内蔵する必要があるので、装置自体が大型化するという問題があった。

#### 【0039】

そこで、本発明は、上述したような実情に鑑みて提案されたものであり、例えば早送り再生等の特殊再生を行うときの処理量を低減させるとともに、早送り再生時のデータアクセス速度を向上させることができるデータ再生装置及び方法を提供することを目的とする。

#### 【0040】

##### 【課題を解決するための手段】

上述の課題を解決する本発明に係るデータ再生装置は、セクタ単位でアドレス情報が付加され M P E G (Moving Picture Experts Group) 規格に準拠した M P E G データを記録媒体から再生する再生手段と、上記再生手段で再生された M P E G データに付加されたアドレス情報を用いて、再生信号となる M P E G データか否かを示す第 1 の再生制御情報を生成する第 1 の再生制御情報生成手段と、M P E G データを記憶する記憶手段と、上記再生手段で再生され上記記憶手段に記憶された M P E G データのうち、上記第 1 の再生制御情報で再生信号となる M P E G データとされた M P E G データについて誤り訂正を行って誤り訂正された M

P E Gデータを上記記憶手段に記憶する誤り訂正手段と、上記誤り訂正手段で誤り訂正がされたM P E Gデータのうち、再生信号となるM P E Gデータを示す第2の再生制御情報を、各ピクチャの開始位置に応じて生成する第2の再生制御情報生成手段と、上記誤り訂正手段で誤り訂正され上記記憶手段に記憶されたM P E Gデータを復号して再生信号として出力する復号手段と、上記第2の再生制御情報生成手段で生成された第2の再生制御情報を参照して、上記記憶手段に記憶されたM P E Gデータのうち一部のM P E Gデータを上記記憶手段から上記復号手段に出力して早送り再生を行うように制御する制御手段とを備えることを特徴とするものである。

## 【 0 0 4 1 】

このようなデータ再生装置では、誤り訂正する前のM P E Gデータを用いて第1の再生制御情報を第1の再生制御情報生成手段で生成し、第1の再生制御情報で指定される再生信号となるM P E Gデータを用いて第2の再生制御情報を第2の再生制御情報生成手段で生成し、第2の再生制御情報で指定される再生信号となるM P E Gデータを復号して再生するように制御手段で制御する。

## 【 0 0 4 2 】

また、本発明に係るデータ再生方法は、セクタ単位でアドレス情報が付加されM P E G (Moving Picture Experts Group) 規格に準拠したM P E Gデータを記録媒体から再生し、再生したM P E Gデータのアドレス情報を用いて、再生信号となるM P E Gデータか否かを示す第1の再生制御情報を生成し、上記第1の再生制御情報で再生信号となるM P E GデータとされたM P E Gデータについて誤り訂正を行い、誤り訂正をしたM P E Gデータのうち、各ピクチャの開始位置に応じて再生信号となるM P E Gデータを示す第2の再生制御情報を生成し、上記第2の再生制御情報を参照して、誤り訂正されたM P E Gデータのうち一部のM P E Gデータを復号して早送り再生することを特徴とする。

## 【 0 0 4 3 】

このようなデータ再生方法では、誤り訂正する前のM P E Gデータを用いて第1の再生制御情報を生成し、第1の再生制御情報で指定される再生信号となるM P E Gデータを用いて第2の再生制御情報を生成し、第2の再生制御情報で指定

される再生信号となるMPEGデータを復号して再生する。

【0044】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照しながら詳細に説明する。

【0045】

本発明は、例えば図1に示すように構成される光ディスク再生装置に適用される。

【0046】

この図1に示す光ディスク再生装置は、MPEG (Moving Picture Experts Group) 規格に準拠してビデオデータ及びオーディオデータが記録されている光ディスク1が搭載される。MPEG方式に準拠したデータとは、MPEG (Moving Picture Experts Group) 規格に準拠する画像圧縮手法で圧縮され、光ディスク等の記録媒体に記録された動画像又は音声を示すデータである。

【0047】

光ディスク1に記録されたデータの1セクタは、図2に示すように、12行×172バイトのデータからなる。1セクタの先頭には、物理的なアドレスを示す4バイトのIDと、このIDに2バイトのパリティ(IED)とが設けられる。そして、6バイトのリザーブデータ(RSV)の後の、2048バイトがメインデータとされる。1セクタの最後には、4バイトのエラー検出コード(EDC)が付加されている。そして、図3に示すように、1セクタのデータ(12行×172バイト)が16セクタ分集められ、(192行×172バイト)に2次元配列されて、ECC (Error Correction Codes) ブロックが構成される。(192行×172バイト)のデータには、行方向に10バイトの内符号のパリティPI((182, 172, 11)リード・ソロモン符号)が付加され、列方向に16列の外符号のパリティPO((208, 192, 17)リード・ソロモン符号)が付加されている。

【0048】

エラー訂正符号化されたデータは、16行あるパリティPOが1データセクタに1行ずつ配置されるようにインターリーブされる。インターリーブされたデー

タは、所定パターンのシンクが付加され、8-16変調（EFMプラスと呼ばれる）されて、光ディスク1に記録される。したがって、光ディスク1に記録される1セクタのデータの物理的な構成は、図4に示すようになる。光ディスク1に記録されるデータは、8-16変調されているので、1456ビットが91バイト分に相当する。図4において、SY0, SY1, SY2, . . . はシンクパターンを示す。

#### 【0049】

次に、光ディスク1に記録されたMPEG方式のデータについて説明する。

#### 【0050】

光ディスク1に記録されMPEG方式に準拠したデータは、図5に示すように、一つのシーケンスがシーケンスヘッダ（SH）とGOP（Group of Pictures）データからなる。前記シーケンスヘッダには、先頭にシーケンスヘッダコード（Sequence Header Code）等が付加される。また、シーケンスの末尾には、シーケンスエンドコード（Sequence End Code：SEC）（以下、シーケンスエンドコードSeqEndと呼ぶ。）が付加される。

#### 【0051】

前記GOPデータは、少なくとも1枚のフレーム内符号化画像のIntra-Picture（以下、Iピクチャと呼ぶ。）、フレーム間順方向予測符号化画像のPredictive-Picture（以下、Pピクチャと呼ぶ。）、双方向予測符号化画のBidirectionally predictive-Picture（以下、Bピクチャと呼ぶ。）を含み、15枚のピクチャデータが配列される。また、このGOPデータには、GOPデータの開始を示すGroup Start Code（以下、グループスタートコードGopHdrと呼ぶ。）が先頭に付加される。更に、各ピクチャデータの先頭にはPicture Start Code、ピクチャタイプを示すPicture Coding Type等が付加される。

#### 【0052】

図1に示す光ディスク再生装置は、光ディスク1に記録された記録信号を読みとる光ピックアップ2を備える。この光ピックアップ2は、対物レンズ等の光学系やフォトディテクタ等を有し、記録信号に応じて変化する光を検出することで光ディスク1に記録された記録信号を読みとる。この光ピックアップ2は、読み

とった記録信号を復調回路 3 に出力する。

【 0 0 5 3 】

復調回路 3 は、光ピックアップ 2 からの記録信号に復調処理を行う。具体的には、復調回路 3 は、8 ビット単位に構成された記録信号を、所定の変換テーブルを参照することで 1 6 ビットのデータパターンに変換する 8 - 1 6 変調処理 (E F M (Eight Fourteen Modulation) プラスと称される。)を行ってデータを生成し、セクタ検出回路 4 に出力する。

【 0 0 5 4 】

セクタ検出回路 4 は、復調回路 3 で復調されたデータについての第 1 のセクタ情報を生成する。このセクタ検出回路 4 は、データ中のシンクパターン S Y 0, S Y 1, S Y 2, . . . を検出し、光ディスク 1 の各セクタに割り当てられたアドレスに対応したセクタアドレスナンバを検出することで第 1 のセクタ情報を生成する。セクタ検出回路 4 は、各セクタの開始アドレスを示すスタートセクタ情報、各セクタの終了アドレスを示すエンドセクタ情報、再生する対象となるセクタであることを示す出力指定セクタ情報を第 1 のセクタ情報として生成する。セクタ検出回路 4 は、復調回路 3 からのデータ及び第 1 のセクタ情報をメモリコントローラ 5 に出力する。上記第 1 のセクタ情報は、1 ビットのデータで表現され、リングバッファメモリ 6 の所定領域に書き込まれる。

【 0 0 5 5 】

また、セクタ検出回路 4 は、例えばセクタアドレスナンバを検出することができなかった場合及び検出することができても各セクタアドレスナンバが連続していなかった場合、システムコントローラ 1 9 にセクタアドレスナンバ異常信号を出力する。

【 0 0 5 6 】

メモリコントローラ 5 は、セクタ検出回路 4 からのデータ及び第 1 のセクタ情報が入力されるとともに、システムコントローラ 1 9 からの制御信号に応じて動作し、後段のリングバッファメモリ 6 に入出力されるデータを管理する。

【 0 0 5 7 】

このメモリコントローラ 5 は、入力されたデータのアドレスを読み出し、読み



出したアドレスに応じてリングバッファメモリ 6 にデータを記憶させる書き込みアドレス（書き込みポインタ WP）を指定する。

【0058】

また、このメモリコントローラ 5 は、リングバッファメモリ 6 に記憶されたデータ量が 1 ECC ブロックを超えているか否かの判定を行い、リングバッファメモリ 6 から後段のエラー訂正回路 7 にデータを読み出すアドレス、及び誤り訂正が行われたデータをリングバッファメモリ 6 に記憶させるアドレス（ECC 終了ポインタ EP）を指定する。

【0059】

更に、メモリコントローラ 5 は、後段のビデオデコーダ 12 及びオーディオデコーダ 15 からのコードリクエスト信号に基づいて、リングバッファメモリ 6 に記憶されたデータの読み出しアドレス（出力ポインタ RP）を指定する。このとき、メモリコントローラ 5 は、セクタ検出回路 4 及びストリーム検出回路 9 で生成された各セクタについての第 1 のセクタ情報及び第 2 のセクタ情報に応じたシステムコントローラ 19 からの制御信号に従ってデータストロブ信号を生成してリングバッファメモリ 6 に記録されたデータを出力させる。

【0060】

リングバッファメモリ 6 は、先頭アドレスから終端アドレスまで進むと先頭アドレスに戻るようなリング状のアドレス構成となっており、メモリコントローラ 5 によりデータの入出力が管理される。このリングバッファメモリ 6 には、メモリコントローラ 5 からのデータ及び第 1 のセクタ情報、誤り訂正、検出後のデータ、後述の第 2 のセクタ情報が格納される。このリングバッファメモリ 6 は、メモリコントローラ 5 により制御されることで、データバス 22 を介してエラー訂正回路 7 にデータを出力するとともに、データバス 21 を介して誤り訂正後のデータをデマルチプレクサ 10 に出力する。なお、このリングバッファメモリ 6 の更に具体的な構成については後述する。

【0061】

エラー訂正回路 7 は、リングバッファメモリ 6 からの ECC ブロック単位のデータを読み出して誤りを検出し、データに付加されているパリティビット（パリ

ティデータ)を用いて誤り訂正を行う。このとき、エラー訂正回路 7 は、P I 系列、P O 系列の誤り訂正処理を行う。エラー訂正回路 7 は、データの誤りを訂正することができなかった場合、エラー発生信号をリングバッファメモリ 6、メモリコントローラ 5 を介してシステムコントローラ 1 9 に出力する。エラー訂正回路 7 は、誤り訂正したデータをデータバス 2 1 を介してリングバッファメモリ 6 に出力する。

## 【0 0 6 2】

エラー検出回路 8 は、エラー訂正されてリングバッファメモリ 6 に記憶されたデータを用いてエラー検出コード (E D C : Error Detection Codes) パリティ演算を行うことでエラーが存在するか否かの判定を行うエラー検出処理を行う。このエラー検出回路 8 は、エラー検出処理の結果をストリーム検出回路 9 に出力する。

## 【0 0 6 3】

ストリーム検出回路 9 は、各セクタにエラーが含まれているか否かを示す訂正結果フラグ、I ピクチャのデータが含まれているか否かを示す I P (I-PICTURE) 出力セクタ情報を第 2 のセクタ情報として生成する。

## 【0 0 6 4】

ストリーム検出回路 9 は、I P 出力セクタ情報を生成するときには、ビデオデータの中から G O P データの先頭位置を示すグループスタートコード GopHdr を検出する処理、シーケンスエンド SeqEnd を検出する処理、ピクチャスタートコード PicHdr を検出する処理を行う。

## 【0 0 6 5】

ストリーム検出回路 9 は、まず、I ピクチャに付加されているピクチャスタートコード PicHdr を検出する処理を行う。次に、ストリーム検出回路 9 は、I ピクチャ、P ピクチャ又は B ピクチャに付加されているピクチャスタートコード PicHdr を検出したとき、又は、グループスタートコード GopHdr 又はシーケンスエンド SeqEnd を検出したときには、I ピクチャに付加されているピクチャスタートコード PicHdr を含むセクタからグループスタートコード GopHdr 又はシーケンスエンド SeqEnd を含むセクタに I ピクチャのデータが含まれていると判定する。ストリー

ム検出回路 9 は、I ピクチャのデータが含まれていると判定したセクタの I P 出力セクタ情報についてのビットを“1”とし、I ピクチャのデータが含まれていないと判定したセクタの I P 出力セクタ情報についてのビットを“0”とする。

## 【0 0 6 6】

また、ストリーム検出回路 9 は、エラー検出回路 8 からのエラー検出処理の結果に応じて入力されたセクタにエラーが含まれていると判定したときには訂正結果フラグについてのビットを“1”とし、入力されたセクタにエラーが含まれていないと判定したときには訂正結果フラグについてのビットを“0”とする。

## 【0 0 6 7】

また、このストリーム検出回路 9 は、I ピクチャに付加されているピクチャスタートコードPicHdrを検出し、I ピクチャ、P ピクチャ又はB ピクチャに付加されているピクチャスタートコードPicHdrが検出されたセクタ、又は、グループスタートコードGopHdr又はシーケンスエンドSeqEndが検出されたセクタのエラー検出回路 8 のエラー検出が終了したタイミングで I P 出力エンド検出信号を生成する。

## 【0 0 6 8】

このストリーム検出回路 9 は、上述したように生成した訂正結果フラグ、I P 出力セクタ情報からなる第 2 のセクタ情報、I P 出力エンド検出信号をシステムコントローラ 1 9 に出力する。上記第 2 のセクタ情報は、1 ビットのデータで表現され、リングバッファメモリ 6 の所定領域に上述の第 1 のセクタ情報とともに書き込まれる。

## 【0 0 6 9】

デマルチプレクサ 1 0 は、データバス 2 1 と接続され、リングバッファメモリ 6 からデータバス 2 1 を介してデータが入力される。このデマルチプレクサ 1 0 は、パック化された各データに含まれるヘッダ情報のうちビデオデータかオーディオデータかを示す情報を参照してビデオデータとオーディオデータとを分離し、ビデオデータをビデオバッファ 1 1 に出力するとともに、オーディオデータをオーディオバッファ 1 5 に出力する。

## 【 0 0 7 0 】

ビデオバッファ 1 1 は、デマルチプレクサ 1 0 からのビデオデータを一時格納し、所定のタイミングでビデオデコーダ 1 2 にビデオデータを出力する。

## 【 0 0 7 1 】

ビデオデコーダ 1 2 は、ビデオバッファ 1 1 からのビデオデータが入力され、例えば M P E G 2 規格に準拠した方式で圧縮されたデータをデコードする。このビデオデコーダ 1 2 は、例えば逆 V L C (Variable Length Coding: 可変長符号化) 回路、逆 D C T (Discrete Cosine Transform: 離散コサイン変換) 回路、逆量子化回路、動き補償回路等からなる。

## 【 0 0 7 2 】

上記逆 V L C 回路は、入力されたビデオデータに逆 V L C 処理をし、入力されたデータの逆 V L C 処理が終了すると、そのデータを逆量子化回路に出力するとともに、ビデオバッファ 1 1 からビデオデコーダ 1 2 にビデオデータを出力する旨の命令を示すコードリクエスト信号をビデオバッファ 1 1 に出力して新たなビデオデータを得る。また、上記逆 V L C 回路は、量子化ステップサイズ又は動きベクトルを逆量子化回路又は動き補償回路に出力する。

## 【 0 0 7 3 】

上記逆量子化回路は、逆 V L C 回路から供給された量子化ステップサイズにしたがって、入力されたビデオデータに逆量子化処理を施し、逆 D C T 回路に出力する。また、逆 D C T 回路は、入力されたデータに逆 D C T 処理を施して加算回路に出力する。逆 D C T 回路から加算回路に供給されたデータは、I ピクチャのデータである場合、加算回路を介してそのままフレームメモリに出力されて記憶される。

## 【 0 0 7 4 】

また、逆 D C T 回路から加算回路に供給されたデータが I ピクチャを予測画像とする P ピクチャである場合、ビデオデコーダ 1 2 では、既にデコードした I ピクチャのデータをフレームメモリから読み出し、動き補償回路によりフレームメモリからのデータに対し逆 V L C 回路より供給された動きベクトルに対応する動き補償を施し、逆 D C T 回路より出力されたデータと動き補償したデータを加算

し、Pピクチャのデータを作成し、フレームメモリに格納する。

【0075】

更に、逆DCT回路から入力されたBピクチャのデータである場合、ビデオデコーダ12では、既にデコードしたIピクチャ又はPピクチャのデータをフレームメモリから読み出し、動き補償回路により動き補償を行い、逆DCT回路からのデータと動き補償したデータとを加算してBピクチャのデータを作成し、フレームメモリに格納する。

【0076】

更にまた、ビデオデコーダ12は、デコードしたビデオデータをD/AコンバータによりD/A変換してビデオ信号を生成し、出力端子13を介して外部にビデオ信号を出力する。

【0077】

オーディオバッファ15は、デマルチプレクサ10からのオーディオデータを一時格納し、所定のタイミングでオーディオデコーダ15にオーディオデータを出力する。

【0078】

オーディオデコーダ15は、所定の符号化形式で符号化されたオーディオデータをデコードし、D/A変換してオーディオ信号を生成し、出力端子16を介して外部にオーディオ信号を出力する。

【0079】

トラックジャンプ制御回路17は、システムコントローラ19からの制御信号に応じて光ディスク1に形成されたトラック上に光ピックアップ2を移動させるためのトラックジャンプ信号を生成してサーボ回路18に出力する。

【0080】

サーボ回路18は、トラックジャンプ制御回路17からのトラックジャンプ信号に応じて光ピックアップ2を駆動するための駆動信号を生成し、光ピックアップ2を駆動するスレッドモータに駆動信号を供給することで、光ピックアップ2をトラックジャンプさせる。

## 【0081】

つぎに、光ディスク再生装置に備えられるリングバッファメモリ6の動作について説明する。

## 【0082】

リングバッファメモリ6は、図6に示すように、終端アドレスまで進むと先頭アドレスに戻るようなアドレス構成とされている。すなわち、図6に示すように、アドレス(X) (X:アドレス番号)がアドレス番号「0」からアドレス「11」まで設定されているときにはアドレス(0)から、アドレス(1), アドレス(2), ...と進められ、アドレス(11)に達すると、次にアドレス(0)に戻り、再び、アドレス(1), アドレス(2), ...と進められていく。このようなリングバッファメモリ6は、具体的には、FIFOで構成されている。

## 【0083】

図7に示すようにWPは書き込みポインタであり、書き込みが終了したアドレスを示し、ECC前のデータが書き込まれたアドレスを示す。EPはECC終了ポインタで、このECC終了ポインタは、エラー訂正処理が完了して出力可能データの最終アドレスを示すものである。RPは読み出しポインタで、この読み出しポインタRPは、読み出しが終了したデータ(出力済みデータ)のアドレスを示すものである。すなわち、読み出しポインタRPとECC終了ポインタEPとの間のアドレスに書き込まれたデータはリングバッファメモリ6からデコード12, 15に出力可能なデータであり、ECC終了ポインタEPと書き込みポインタWPとの間のアドレスに書き込まれたデータは誤り訂正を行っていないデータであり、書き込みポインタWPと読み出しポインタRPとの間のアドレスはメモリコントローラ5で記録することができるデータ領域となる。

## 【0084】

図6の場合、書き込みポインタWPがアドレス(11)の位置にあるので、アドレス(11)のところまでデータが書き込まれている。ECC終了ポインタEPがアドレス(9)の位置にあるので、アドレス(9)のところまでエラー訂正処理が終了している。読み出しポインタRPがアドレス(2)の位置にあるので

、アドレス（２）のところまで書き込みが終了している。したがって、アドレス（３）～（９）にエラー訂正処理が終了し、読み出し可能なデータが位置され、アドレス（０）～（２）に、既に読み出されて不要となったデータが位置され、アドレス（１０），アドレス（１１）に新しく書かれたデータが位置される。

## 【００８５】

具体的には、リングバッファメモリ６では、図８～図１０に示すように、各ポインタが移動していく。

## 【００８６】

書き込みポインタＷＰのところまで、エラー訂正前のデータが書き込まれているとする。そして、このエラー訂正前のデータは、エラー訂正回路７でエラー訂正処理されてリングバッファメモリ６に送られ、エラーポインタＥＰのところまでがエラー訂正処理が済みの出力可能なデータである。そして、読み出しポインタＲＰのところまで読み出しが終了している。

## 【００８７】

図８に示すように、先ず、復調後のデータがリングバッファメモリ６に書き込まれる。データの書き込みが終了すると、書き込みポインタＷＰが１ＥＣＣブロック分進められ、エラー訂正回路７にデータが転送され、ＰＩ系列、ＰＯ系列、ＰＩ系列のエラー訂正処理が行われる。エラー訂正処理が終了すると、エラー検出処理が実行されて、リングバッファメモリ６にエラー訂正処理されたデータが転送され、そのブロックのデータの転送が終了すると、エラーポインタＥＰが１ブロック分進められる。

## 【００８８】

図９に示すように、エラー訂正処理後のデータは、出力可能データとなる。出力要求信号があると、リングバッファメモリ６からデータが読み出され、読み出しポインタＲＰが進められる。このとき、出力可能データがあるかどうか、読み出しポインタＲＰとエラーポインタＥＰから判断される。すなわち、エラーポインタＥＰと読み出しポインタＲＰとの関係が判断される。エラーポインタＥＰと読み出しポインタＲＰとの関係が、 $E P > R P$ であれば、出力可能データがあるので、後段にデータが出力され、読み出しポインタＲＰが進められる。 $E P =$

R P なら、出力可能データがないので、データは出力されない。

【 0 0 8 9 】

図 1 0 に示すように、後段の回路からのデータ出力要求がない場合等では、書き込みポインタ W P は進んでいくが、読み出しポインタ R P は止まっているため、書き込みポインタ W P が読み出しポインタ R P に追いつく。書き込みポインタ W P が読み出しポインタ R P に追いつき、 $W P = R P$  になったら、書き込み動作が一時停止される。そして、トラックジャンプが必要なときには、トラックジャンプさせるようになっている。（オーバーフロー制御）。その後、読み出しポインタ R P が進んで、入力可能領域が生じたら、復調後のデータの書き込みが可能になる。

【 0 0 9 0 】

上述のように、光ディスク再生装置では、読み出しポインタ R P が E C C 終了ポインタ E P を追い越さないように、また、E C C 終了ポインタ E P が書き込みポインタ W P を追い越さないように、さらに、書き込みポインタ W P が読み出しポインタ R P に追いついたときには、データの書き込みを停止するように、メモリコントローラ 5 でリングバッファメモリ 6 を制御する。

【 0 0 9 1 】

つぎに、上述したように構成された光ディスク再生装置で光ディスク 1 に記録されたデータを再生するときのシステムコントローラ 1 9 の処理について説明する。

【 0 0 9 2 】

システムコントローラ 1 9 は、上述したように動作するリングバッファ 6 に書き込むデータのセクタアドレスナンバを予めセクタ検出部 4 に指定する。例えば、システムコントローラ 1 9 は、リングバッファメモリ 6 に書き込みを開始するセクタアドレスナンバを示す書き込み開始指定アドレス（S S A）と、リングバッファメモリ 6 に書き込みを終了するセクタアドレスナンバを示す書き込み終了アドレス（E S A）と、を指定する。光ディスク 1 に記録されたデータを再生するときには、システムコントローラ 1 9 は、トラックジャンプ制御回路 1 7 に書き込み開始指定アドレス S S A を供給することで、サーボ回路 1 8 にトラックジ



ジャンプ指令を出力させる。これにより、システムコントローラ 1 9 は、サーボ回路 1 8 により光ピックアップ 2 を駆動させて書き込み開始指定アドレス S S A にしたがったトラック位置にジャンプさせるように制御する。

【 0 0 9 3 】

セクタ検出回路 4 は、復調回路 3 で復調されたデータからセクタアドレスナンバを検出し、検出したセクタアドレスナンバと書き込み開始指定アドレス S S A とを参照してメモリコントローラ 5 に出力する。メモリコントローラ 5 は、セクタ検出回路 4 の出力から、光ディスク 1 の各セクタごとのアドレスを読みとり、セクタアドレスナンバごとに書き込み開始指定アドレス S S A、書き込み終了アドレス E S A と比較して一致するか否かを判定し、書き込み開始指定アドレス S S A、書き込み終了アドレス E S A とともにリングバッファメモリ 6 にデータを ECC ブロックごとに書き込む。また、セクタ検出回路 4 は、第 1 のセクタ情報を生成してメモリコントローラ 5 を介してシステムコントローラ 1 9 に出力する。

【 0 0 9 4 】

次にシステムコントローラ 1 9 は、リングバッファメモリ 6 に書き込まれたデータを誤り訂正、エラー検出を行うようにメモリコントローラ 5 を制御するとともに、第 2 のセクタ情報をストリーム検出回路 9 から入力する。

【 0 0 9 5 】

システムコントローラ 1 9 は、上述のセクタ検出回路 4 で生成された第 1 のセクタ情報及びストリーム検出回路 9 で生成された第 2 のセクタ情報をリングバッファメモリ 6 の所定領域に書き込むようにメモリコントローラ 5 を制御する。これにより、システムコントローラ 1 9 は、所定領域に格納されたビット 0 をスタートセクタ情報とし、ビット 1 をエンドセクタ情報とし、ビット 2 を出力指定セクタ情報とし、ビット 3 を訂正結果フラグとし、ビット 4 を I P 出力セクタとする。

【 0 0 9 6 】

次にシステムコントローラ 1 9 は、第 1 のセクタ情報及び第 2 のセクタ情報に基づいてリングバッファメモリ 6 からデマルチプレクサ 1 0 に出力するデータを

制御するようにメモリコントローラ 5 を制御し、デマルチプレクサ 1 0、ビデオバッファ 1 1、ビデオデコーダ 1 2 を介してビデオデータを再生し、デマルチプレクサ 1 0、オーディオバッファ 1 5、オーディオデコーダ 1 5 を介してオーディオデータを再生するように制御する。

#### 【0 0 9 7】

ここで、光ディスク再生装置では、ビデオデータをデコードするときにビデオデコーダ 1 2 で生成したコードリクエスト信号に応じて、リングバッファメモリ 6 からビデオバッファ 1 1 にデータを出力するが、例えば単純な画像に関するデータ処理が連続したことによりビデオデコーダ 1 2 でのデコード時間が短くなり、ビデオバッファ 1 1 からビデオデコーダ 1 2 へのデータ転送量が少なくなると、リングバッファメモリ 6 からビデオバッファ 1 1 へのデータ転送量も少なくなる。これにより、デマルチプレクサ 1 0 へのデータ転送速度よりもメモリコントローラ 5 からの書き込み速度が大きくなると、リングバッファメモリ 6 の記憶データ量が多くなりリングバッファメモリ 6 のオーバーフローが発生する恐れがある。このため、トラックジャンプ制御回路 1 7 は、メモリコントローラ 5 により制御されている書き込みポインタ W P 及び再生ポインタ R P によりリングバッファメモリ 6 が現在記憶しているデータ量を示すシステムコントローラ 1 9 からの制御信号に応じて、データ量が予め設定した所定の基準値を超えた場合にはリングバッファメモリ 6 がオーバーフローする恐れがあると判断して、サーボ回路 1 8 にトラックジャンプ信号を出力する。

#### 【0 0 9 8】

また、システムコントローラ 1 9 は、セクタ検出回路 4 からのセクタアドレス異常信号又はエラー訂正回路 7 からのエラー発生信号を入力した場合、メモリコントローラ 5 により制御されている E C C 終了ポインタ E P と出力ポインタ R P からリングバッファメモリ 6 に残存している出力可能データ量を求めるとともに、現在光ピックアップ 2 が走査しているトラック位置から、光ディスク 1 が 1 回転する間（光ディスク 1 の 1 回転待ち時間）にリングバッファメモリ 6 からビデオバッファ 1 1 への読み出しを保証するのに必要なデータ量を求める。システムコントローラ 1 9 は、リングバッファメモリ 6 の残存データ量が大きい場合、リ

ングバッファメモリ 6 から最大の転送レートでデータが読みだされてもリングバッファメモリ 6 にはアンダーフローが生じないため、エラー発生位置を光ピックアップ 2 で再度再生することによりエラー回復が可能であると判定して、サーボ回路 1 8 にトラックジャンプ信号を出力するようにトラックジャンプ制御回路 1 7 を制御する。

#### 【0 0 9 9】

これにより、トラックジャンプ制御回路 1 7 からサーボ回路 1 8 にトラックジャンプ信号を出力すると、サーボ回路 1 8 は、光ピックアップ 2 による再生トラック位置を変更すべく光ピックアップ 2 をトラックジャンプさせる。すなわち、サーボ回路 1 8 は、例えば光ディスク 1 の内周から外周に向かってデータが記録されている場合、現在のトラック位置から内周側の隣接トラックに光ピックアップ 2 をトラックジャンプさせる。そして、この光ディスク再生装置では、光ピックアップ 2 による再生トラック位置が、光ディスク 1 が再び 1 回転して元のトラック位置に到来するまでの間、つまりセクタ検出回路 4 から得られるセクタアドレスナンバがトラックジャンプ時のセクタアドレスナンバになるまでの間、新たなデータのリングバッファメモリ 6 への書き込みが禁止され、必要に応じてリングバッファメモリ 6 に既に記憶されているデータがビデオバッファ 1 1 に出力される。

#### 【0 1 0 0】

また、トラックジャンプ後、セクタ検出回路 4 から得られるセクタアドレスナンバがトラックジャンプ時のセクタアドレスナンバと一致しても、リングバッファメモリ 6 に記憶されているデータ量が所定の基準値を超えている場合、すなわちリングバッファメモリ 6 がオーバーフローする可能性がある場合、トラックジャンプ制御回路 1 7 は、リングバッファメモリ 6 へのデータの書き込みを再開させず、再度トラックジャンプを行う。

#### 【0 1 0 1】

ここで、リングバッファメモリ 6 は、光ディスク 1 の少なくとも 1 トラック分（1 回転分）のデータを記憶することができる容量を有している。したがって、リングバッファメモリ 6 は、光ディスク 1 が例えば C L V (Constant Line Velo

city) ディスクである場合、回転周期が最外周において最大となるため、最外周における 1 トラック分 (1 回転分) の記憶容量、つまり (最外周の回転周期) × (エラー訂正回路 7 からリングバッファメモリ 6 へのデータ転送レート) の記憶容量を少なくとも有する。

【0 1 0 2】

また、この光ディスク再生装置では、エラー訂正回路 7 からリングバッファメモリ 6 へのデータ転送レートと等しいか、又はエラー訂正回路 7 からリングバッファメモリ 6 へのデータ転送レートより小さい値に、リングバッファメモリ 6 からビデオバッファ 1 1 への最大データ転送レートを設定している。このように設定することにより、光ディスク再生装置では、ビデオバッファ 1 1 からリングバッファメモリ 6 へのデータ転送を要求するコードリクエスト信号を、トラックジャンプのタイミングにかかわらず任意にサーボ回路 1 8 に出力することができる。

【0 1 0 3】

つぎに、上述した光ディスク再生装置で光ディスク 1 に記録されたデータのうち、I ピクチャのみを出力して早送り再生を行うときの一例について説明する。

【0 1 0 4】

この光ディスク再生装置では、光ディスク 1 に記録された I ピクチャのビデオデータのみを用いた再生を行うときに、先ず、セクタ検出回路 4 及びストリーム検出回路 9 で上述の第 1 のセクタ情報及び第 2 のセクタ情報を生成する。

【0 1 0 5】

システムコントローラ 1 9 は、例えば外部から I ピクチャのみを用いてビデオデータの早送り再生をする旨のコマンドが入力されたことに応じて、光ピックアップ 2 で光ディスク 1 に記録されたビデオデータを再生するようにトラックジャンプ制御回路 1 7 を制御する。このとき、システムコントローラ 1 9 は、書き込み開始指定アドレス (SSA) と書き込み終了アドレス (ESA) を指定して光ピックアップ 2 をトラックジャンプさせる制御信号をトラックジャンプ制御回路 1 7 に出力する。サーボ回路 1 8 は光ピックアップ 2 を駆動させて書き込み開始指定アドレス SSA にしたかったトラック位置にジャンプさせる。光ピックアップ

プ2で光ディスク1に記録されたデータを検出し、復調回路3で復調処理を行ってセクタ検出回路4に復調後のデータが入力される。

## 【0106】

セクタ検出回路4は、復調回路3で復調されたデータからセクタアドレスナンバを検出し、検出したセクタアドレスナンバと書き込み開始指定アドレスSSAと、書き込み終了アドレスESAと、を参照してデータをメモリコントローラ5に出力する。すなわち、セクタ検出回路4は、復調回路3からの出力から、光ディスク1の各セクタごとのアドレスを読みとり、セクタアドレスナンバごとに書き込み開始指定アドレスSSA、書き込み終了アドレスESAと比較して一致するか否かを判定する。そして、セクタ検出回路4は、書き込み開始指定アドレスSSAと一致したセクタアドレスナンバのセクタ以降のデータをメモリコントローラ5に出力し、書き込み終了アドレスESAと一致したセクタアドレスナンバのセクタを検出したらメモリコントローラ5にデータの出力を停止する。メモリコントローラ5は、セクタ検出回路4からのデータをリングバッファメモリ6にECCブロックごとに書き込むとともに、第1のセクタ情報をリングバッファメモリ6の所定領域に書き込む。

## 【0107】

また、セクタ検出回路4は、各セクタのセクタアドレスナンバと書き込み開始指定アドレスSSAとを比較し、セクタアドレスナンバと書き込み開始指定アドレスSSAとが一致するときには当該セクタのスタートセクタ情報についてのビットを“1”とし、セクタアドレスナンバと書き込み終了アドレスESAとが一致するときには当該セクタのエンドセクタ情報についてのビットを“1”とし、書き込み開始指定アドレスSSAと書き込み終了アドレスESAとの間に位置するセクタアドレスナンバのセクタの出力指定セクタ情報についてのビットを“1”とすることで、第1のセクタ情報を生成する。

## 【0108】

次に、システムコントローラ19は、上記出力指定セクタ情報についてのビットが“1”のセクタを含むECCブロックをリングバッファメモリ6からエラー訂正回路7に出力するようにメモリコントローラ5を制御する。リングバッファ

メモリ 6 から出力されたデータは、エラー訂正回路 7 で誤り訂正がされ、エラー検出回路 8 でエラー検出がされて再度リングバッファメモリ 6 に記憶される。

【0 1 0 9】

次に、システムコントローラ 1 9 は、誤り訂正、誤り検出がされたデータ及び第 1 のセクタ情報をリングバッファメモリ 6 からストリーム検出回路 9 に出力するようにメモリコントローラ 5 を制御する。ストリーム検出回路 9 は、リングバッファメモリ 6 からの各セクタごとに、データが I ピクチャを含むのデータか否かを判定し I ピクチャを含むのデータであるときには当該セクタの I P 出力セクタ情報についてのビットを“1”とする。また、ストリーム検出回路 9 は、エラー検出回路 8 のエラー検出結果でエラーが存在するか否かを判定し、エラーが存在するセクタの訂正結果フラグについてのビットを“1”とする。更に、ストリーム検出回路 9 は、I P エンド検出信号をシステムコントローラ 1 9 に出力する。ストリーム検出回路 9 は、第 2 のセクタ情報を生成するとシステムコントローラ 1 9 に出力する。システムコントローラ 1 9 は、ストリーム検出回路 9 からの第 2 のセクタ情報をリングバッファメモリ 6 に記憶するようにメモリコントローラ 5 を制御する。

【0 1 1 0】

リングバッファメモリ 6 に記憶したデータをデマルチプレクサ 1 0 に出力して再生させるとき、システムコントローラ 1 9 は、予めデータを読み出す前に第 1 及び第 2 のセクタ情報をリングバッファメモリ 6 から読み出し、出力指定セクタ情報と I P 出力セクタ情報についてのビットの論理積が“1”のセクタのデータのみをビデオデコーダ 1 2 に出力するようにメモリコントローラ 5 を制御し、ビデオデータ及びオーディオデータの早送り再生を行う。

【0 1 1 1】

つぎに、上述した光ディスク再生装置に備えられるセクタ検出回路 4 及びストリーム検出回路 9 で第 1 及び第 2 のセクタ情報を生成するときの処理を図 1 1 を参照して説明する。

【0 1 1 2】

図 1 1 は、セクタ (0) ～セクタ (F) までのデータをリングバッファメモリ

6に記憶したときに、セクタ（5）～セクタ（8）までのデータをビデオデコーダ12に出力するときのセクタ検出回路4及びストリーム検出回路9の処理を示す。この場合、システムコントローラ19は、書き込み開始指定アドレスSSAをセクタ（0）とし、書き込み終了アドレスESAをセクタ（99）と指定してリングバッファメモリ6に記憶させるようにトラックジャンプ制御回路17及びメモリコントローラ5を制御する（BUFF\_WR）。

#### 【0113】

このときセクタ検出回路4では、セクタ（0）を検出したときにセクタアドレスナンバと書き込み開始指定アドレスSSAとが一致したと判定してセクタ（0）のスタートセクタ情報についてのビットを“1”とし、セクタ（0）以降の出力指定セクタ情報についてのビットを“1”とする。これにより、セクタ検出回路4は、スタートセクタ情報、エンドアドレス情報、出力指定セクタ情報からなる第1のセクタ情報を生成する。

#### 【0114】

ストリーム検出回路9では、出力指定セクタ情報についてのビットが“1”のデータが入力されたことに応じて、セクタ（5）でグループスタートコードGopHdr、IピクチャのピクチャスタートコードPicHdrを検出したことに応じて、セクタ（5）以降のセクタのIP出力セクタ情報についてのビットを“1”とする。そして、ストリーム検出回路9は、セクタ（8）でBピクチャのピクチャスタートコードPicHdrを検出したことに応じて、セクタ（8）以降のセクタのIP出力セクタ情報についてのビットを“0”とする。また、ストリーム検出回路9は、エラー検出回路8でのエラー検出結果に応じて訂正結果フラグについてのビットを“0”とする。これにより、ストリーム検出回路9は、全セクタについてのビットが“0”の訂正結果フラグ、セクタ（5）～セクタ（8）に亘るセクタについてのビットが“1”のIP出力セクタ情報からなる第2のセクタ情報を生成する。そして、ストリーム検出回路9は、生成した第2のセクタ情報をシステムコントローラ19に出力する。システムコントローラ19は、入力された第2のセクタ情報をリングバッファメモリ6に記憶するようにメモリコントローラ5を制御する。

## 【0 1 1 5】

第1のセクタ情報及び第2のセクタ情報をリングバッファメモリ6に格納した状態において、システムコントローラ19は、リングバッファメモリ6に記憶したデータをビデオデコーダ12に出力してデータの再生を行うときには、第1及び第2のセクタ情報を読み出し、出力指定セクタ情報、IP出力セクタ情報の論理積が“1”のセクタのデータをリングバッファメモリ6からビデオデコーダ12に出力するようにメモリコントローラ5を制御する（BUFF\_RD）ことになる。

## 【0 1 1 6】

つぎに、上述した光ディスク再生装置でIピクチャのみをデコードして順方向の早送り再生を行うときの一例について図12を参照して説明する。

## 【0 1 1 7】

この図12において、先ず、システムコントローラ19は、書き込み開始指定アドレスSSA（=2）、書き込み終了アドレスESA（=99）として再生を開始するようにメモリコントローラ5を制御する（図12（a）、PB\_DATA）。

## 【0 1 1 8】

次に、システムコントローラ19は、セクタ検出部4がセクタ（2）を検出するとリングバッファメモリ6にデータ及び第1のセクタ情報の書き込みを開始するようにメモリコントローラ5を制御する（図12（b）、BUFF\_WR）。ここで、システムコントローラ19は、時刻 $t_2$ からリングバッファメモリ6にセクタ（2）以降のデータを順次書き込むようにメモリコントローラ5を制御する。

## 【0 1 1 9】

次にシステムコントローラ19は、1ECCブロック分のデータがリングバッファメモリ6に書き込まれると、時刻 $t_3$ において、誤り訂正、誤り検出及び第2のセクタ情報の生成を開始させるようにメモリコントローラ5を制御する（図12（c）、ECC+（STREAM\_DET））。これにより、エラー訂正回路7でメモリコントローラ5からのデータについてエラー訂正処理をし、エラー検出回路8でエラー検出処理をし、メモリコントローラ5から誤り訂正後のデータ及びエラー検出処理の結果がストリーム検出回路9に入力される。



## 【0 1 2 0】

そして、ストリーム検出回路 9 では、時刻  $t_6$  において、セクタ (2) ~ セクタ (4) に亘って第 2 のセクタ情報を生成し、I P 出力エンド検出信号をシステムコントローラ 1 9 に出力する (!IP\_END\_DET)。システムコントローラ 1 9 では、ストリーム検出回路 9 からの I P 出力エンド検出信号に応じて、リングバッファメモリ 6 にデータを記憶する処理を停止するようにメモリコントローラ 5 を制御するとともに、エラー訂正処理を停止するようにメモリコントローラ 5 を制御する (WR\_STOP、ECC\_STOP)。更に、システムコントローラ 1 9 では、セクタ検出回路 4 で生成した第 1 のセクタ情報、ストリーム検出回路 9 で生成した第 2 のセクタ情報をリングバッファメモリ 6 に書き込むようにメモリコントローラ 5 を制御する。

## 【0 1 2 1】

次に、システムコントローラ 1 9 は、第 1 のセクタ情報及び第 2 のセクタ情報に基づいてセクタ (2) ~ セクタ (4) の I ピクチャのデータを含むセクタのデータを時刻  $t_4$  よりリングバッファメモリ 6 からビデオデコーダ 1 2 に出力するようにメモリコントローラ 5 を制御する (図 1 2 (d)、BUFF\_RD)。そして、ビデオデコーダ 1 2 は、時刻  $t_5$  からセクタ (3) 以降のデータのうち、I ピクチャのデータを含むセクタ (3) ~ セクタ (4) のデータを受け取り、デコードして (図 1 2 (e)、VIDEO\_DEC)、外部の表示同値で新たな I ピクチャの表示を行わせる (図 1 2 (f)、DISPLAY)。

## 【0 1 2 2】

このような処理を行う光ディスク再生装置によれば、セクタ検出回路 4 で書き込み終了アドレス E S A と一致するセクタアドレスナンバのセクタを検出することができなくても、ストリーム検出回路 9 で I P 出力エンド検出信号が入力されたことに応じて出力指定セクタの取込終了を確認でき、第 1 及び第 2 のセクタ情報に基づいてリングバッファメモリ 6 から再生するデータの出力を制御することができる。

## 【0 1 2 3】

すなわち、この光ディスク再生装置によれば、I ピクチャのみを再生すること

で早送り再生を行うときに、ピクチャスタートコードPicHdrが含まれるセクタから、次のピクチャスタートコードPicHdr、グループスタートコードGopHdr又はシーケンスエンドSeqEndが検出されたセクタまでをIピクチャのデータが含まれるセクタとしてデコードを行い、エラー検出回路8のエラー検出が終了したタイミングでIP出力エンド検出信号に応じてシステムコントローラ19で次のIピクチャのデータを再生する処理を行うので、エラー検出が終了した後に、Iピクチャでないピクチャのデータを再生することを防止することができる。したがって、この光ディスク再生装置によれば、例えばIピクチャのみを再生して早送り再生している場合であっても、各Iピクチャを再生する間隔を短くすることができる、

滑らかな早送り再生を行うことができる。

## 【0124】

また、この光ディスク再生装置によれば、エラー訂正処理後のデータを直接リングバッファメモリ6に記憶し、第1及び第2のセクタ情報に従いIP出力セクタ検出信号に応じてリングバッファメモリ6に記憶したエラー訂正後のデータをデマルチプレクサ10に出力することができるので、エラー訂正用メモリとリングバッファメモリ6とを別個にした構成の光ディスク再生装置よりも各Iピクチャを再生する間隔を短くすることができる。また、この光ディスク再生装置によれば、エラー訂正用メモリとリングバッファメモリ6とを別個にした構成の光ディスク再生装置よりも装置構成を簡略化し、装置の大型化を防止することができる。

## 【0125】

また、光ディスク再生装置では、ECCブロック毎に誤り訂正、誤り検出を終了したことに応じて、リングバッファメモリ6のエラーポインタEPを進める場合のみならず、Iピクチャのみの順方向の早送り再生を行うときには、エラー検出回路8でエラーを検出することなくIP出力エンド検出信号を検出したときのみエラーポインタEPを進めるようにしても良い。

## 【0126】

このような光ディスク再生装置においては、IP出力エンド検出信号を検出す

るまでエラーポインタ E P が進まないで、リングバッファメモリ 6 に取り込んでいる途中の I ピクチャのデータ内にエラーを検出した場合、エラーポインタ E P は取込途中の I ピクチャを取込み始めた時の位置に留まっており読み出しポインタ R P が追い越すことはなく、エラーを含んだ I ピクチャのデータをデコーダ側に出力することはない。また、この光ディスク再生装置では、誤り訂正後にエラーを検出したとき、リングバッファメモリ 6 の出力可能なデータ残量に応じて再生のリトライを行うことができるが、このとき、書き込みポインタ W P をエラーポインタ E P の示すポイントに戻せばよい。

## 【 0 1 2 7 】

なお、上述した光ディスク再生装置の説明においては、早送り再生時に I ピクチャのみの 1 枚のピクチャをデコードする一例について説明したが、I ピクチャ及び P ピクチャの 2 枚の画像をデコードし再生することで早送り再生を行っても良い。このような光ディスク再生装置のストリーム検出回路 9 は、I ピクチャのピクチャスタートコード PicHdr を検出してから、P ピクチャのピクチャスタートコード PicHdr を検出し、次の I ピクチャ、P ピクチャ又は B ピクチャのピクチャスタートコード PicHdr を検出するまでの I P 出力セクタ情報についてのビットを“1”とする。また、ストリーム検出回路 9 は、I ピクチャのピクチャスタートコード PicHdr を検出してから、グループスタートコード GopHdr 又はシーケンスエンド SeqEnd を検出するまでの I P 出力セクタ情報についてのビットを“1”とする。また、ストリーム検出回路 9 は、I ピクチャのピクチャスタートコード PicHdr を検出してから、上記 2 つの場合のいずれか先に検出するまでのセクタを出力指定セクタとして、第 2 のセクタ情報の I P 出力セクタビットを“1”としても良い。

## 【 0 1 2 8 】

また、上述した光ディスク再生装置で I ピクチャ及び P ピクチャの 3 枚の画像をデコードして再生することで早送り再生を行っても良い。このような光ディスク再生装置のストリーム検出回路 9 は、I ピクチャのピクチャスタートコード PicHdr を検出し、2 度 P ピクチャのピクチャスタートコード PicHdr を検出してから、次に I ピクチャ、P ピクチャ又は B ピクチャのピクチャスタートコード PicHdr

を検出するまでの I P 出力セクタ情報についてのビットを“1”とする。また、ストリーム検出回路 9 は、I ピクチャのピクチャスタートコード PicHdr を検出してから、グループスタートコード GopHdr 又はシーケンスエンド SeqEnd を検出するまでの I P 出力セクタ情報についてのビットを“1”とする。また、ストリーム検出回路 9 は、I ピクチャのピクチャスタートコード PicHdr を検出してから、上記 2 つの場合のいずれか先に検出するまでのセクタを出力指定セクタとして、第 2 のセクタ情報の I P 出力セクタビットを“1”としても良い。

#### 【0 1 2 9】

このような光ディスク再生装置では、I ピクチャのみを用いて再生するモード、I ピクチャ及び P ピクチャの 2 枚の画像を用いて再生するモード、I ピクチャ及び P ピクチャの 3 枚の画像を用いて再生するモード、I ピクチャ及び P ピクチャの 3 枚の画像と音声を出力するようなモード等の指定をシステムコントローラ 1 9 で選択してメモリコントローラ 5 を制御しても良い。このシステムコントローラ 1 9 は、例えば早送り再生するときの再生時間（再生スピード）によって I ピクチャのみを用いて早送り再生するモードと、I ピクチャ及び P ピクチャの 3 枚の画像を用いて早送り再生するモードを切り換える処理を行うことができる。更に、システムコントローラ 1 9 は、例えば光ディスク 1 に記録されている映像の各タイトルの最初の I ピクチャのみを多画面表示するようなタイトルスキャンを行うときには、I ピクチャのみを用いて早送り再生するモードとする。

#### 【0 1 3 0】

##### 【発明の効果】

以上詳細に説明したように、本発明に係るデータ再生装置によれば、誤り訂正する前の M P E G データを用いて第 1 の再生制御情報を第 1 の再生制御情報生成手段で生成し、第 1 の再生制御情報で指定される再生信号となる M P E G データを用いて第 2 の再生制御情報を第 2 の再生制御情報生成手段で生成し、第 2 の再生制御情報で指定される再生信号となる M P E G データを復号して再生するように制御手段で制御するので、第 1 の再生制御情報及び第 2 の再生制御情報で再生する必要のない M P E G データを再生するデータ量を少なくすることにより、早送り再生等の特殊再生を行うときの処理量を低減させるとともに、早送り再生時

のデータアクセス速度を向上させることができる。

【0 1 3 1】

また、本発明に係るデータ再生方法によれば、誤り訂正する前のMPEGデータを用いて第1の再生制御情報を生成し、第1の再生制御情報で指定される再生信号となるMPEGデータを用いて第2の再生制御情報を生成し、第2の再生制御情報で指定される再生信号となるMPEGデータを復号して再生するので、第1の再生制御情報及び第2の再生制御情報で再生する必要のないMPEGデータを再生するデータ量を少なくすることにより、早送り再生等の特殊再生を行うときの処理量を低減させるとともに、早送り再生時のデータアクセス速度を向上させることができる。

【図面の簡単な説明】

【図1】

本発明を適用した光ディスク再生装置の構成を示すブロック図である。

【図2】

光ディスクに記録されたデータのデータフォーマットを示す図である。

【図3】

光ディスクに記録されたデータのデータフォーマットを示す図である。

【図4】

光ディスクに記録されたデータのデータフォーマットを示す図である。

【図5】

光ディスクに記録されたデータのデータフォーマットを示す図である。

【図6】

本発明を適用した光ディスク再生装置に備えられるリングバッファメモリのアドレス構成について説明するための図である。

【図7】

本発明を適用した光ディスク再生装置に備えられるリングバッファメモリのデータ構造について説明するための図である。

【図8】

本発明を適用した光ディスク再生装置に備えられるリングバッファメモリの各

ポインタについて説明するための図である。

【図 9】

本発明を適用した光ディスク再生装置に備えられるリングバッファメモリの各ポインタについて説明するための図である。

【図 1 0】

本発明を適用した光ディスク再生装置に備えられるリングバッファメモリの各ポインタについて説明するための図である。

【図 1 1】

本発明を適用した光ディスク再生装置に備えられるセクタ検出回路及びストリーム検出回路で第 1 のセクタ情報及び第 2 のセクタ情報を生成することを説明するための図である。

【図 1 2】

本発明を適用した光ディスク再生装置で早送り再生を行うときの処理を説明するための図である。

【図 1 3】

従来の光ディスク装置の構成を示すブロック図である。

【図 1 4】

従来の光ディスク装置でデータを再生するときの処理について説明するための図である。

【図 1 5】

従来の光ディスク装置でデータを再生するときの処理タイミングについて説明するための図である。

【図 1 6】

従来の光ディスク再生装置で早送り再生を行うときの処理を説明するための図である。

【図 1 7】

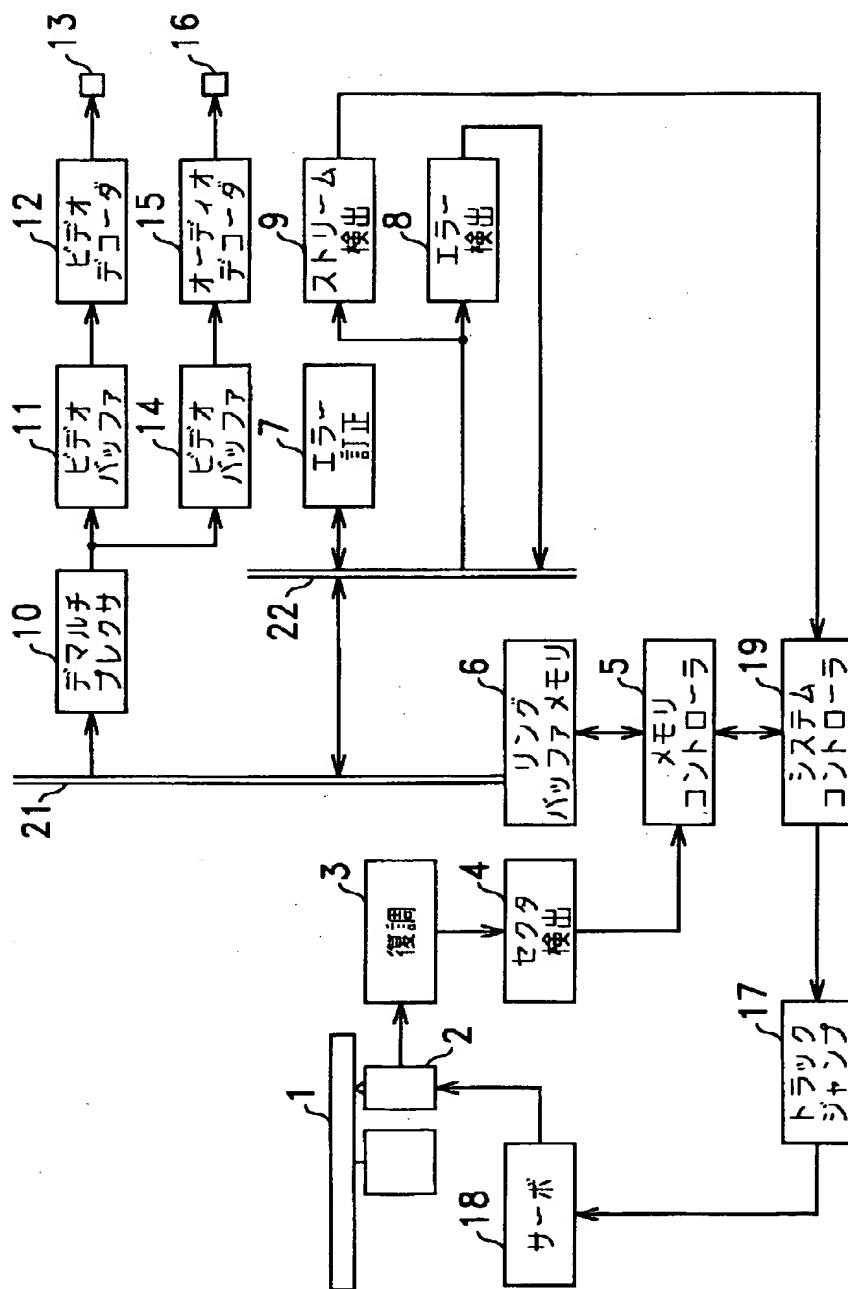
従来の光ディスク再生装置で早送り再生を行うときの他の処理を説明するための図である。

【符号の説明】

1 光ディスク、2 光ピックアップ、4 セクタ検出回路、5 メモリコントローラ、6 リングバッファメモリ、7 エラー訂正回路、8 エラー検出回路、9 ストリーム検出回路、12 ビデオデコーダ、19 システムコントローラ

【書類名】 図面

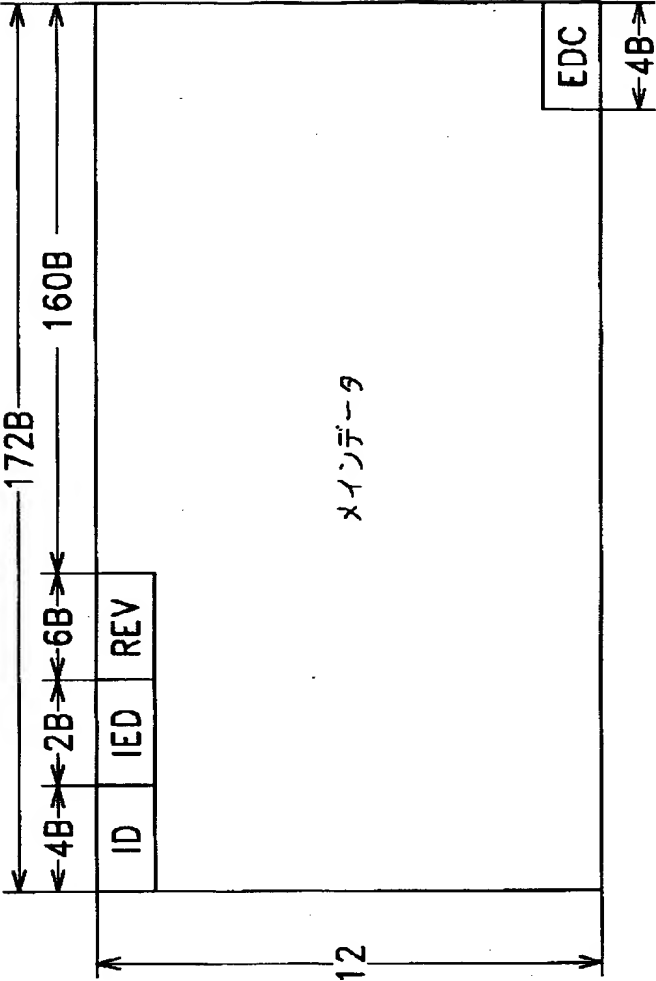
【図 1】



本発明を適用した光ディスク再生装置

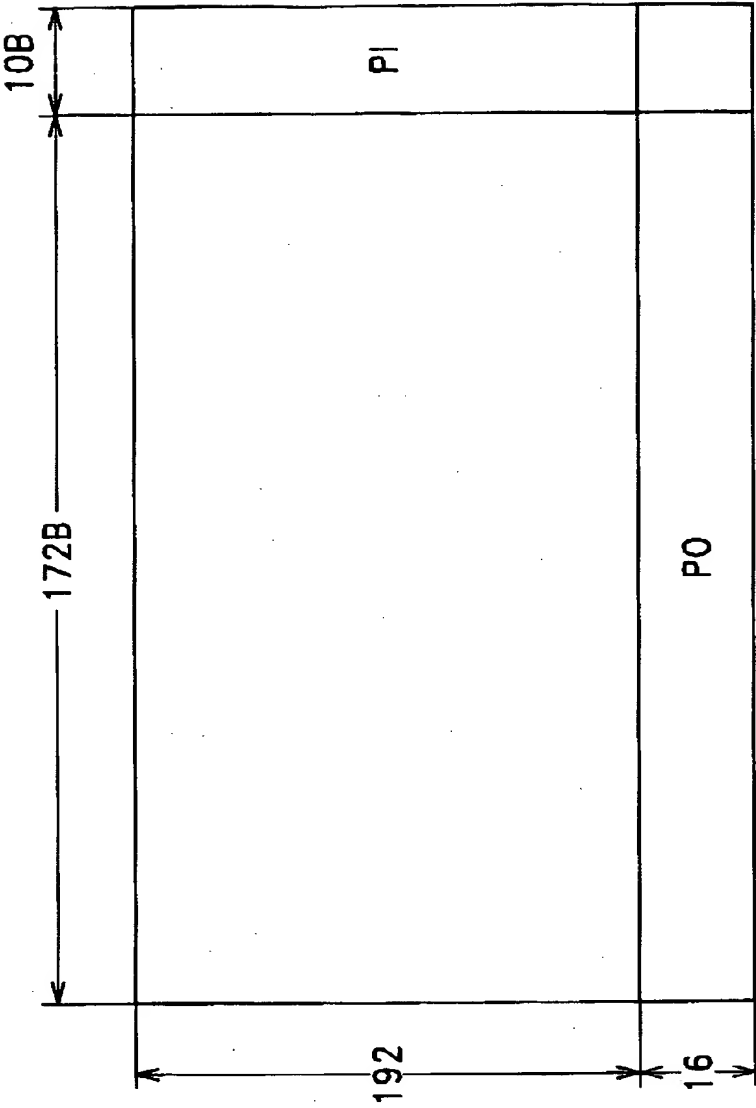


【図 2】



1セクタのデータ構成

【図 3】



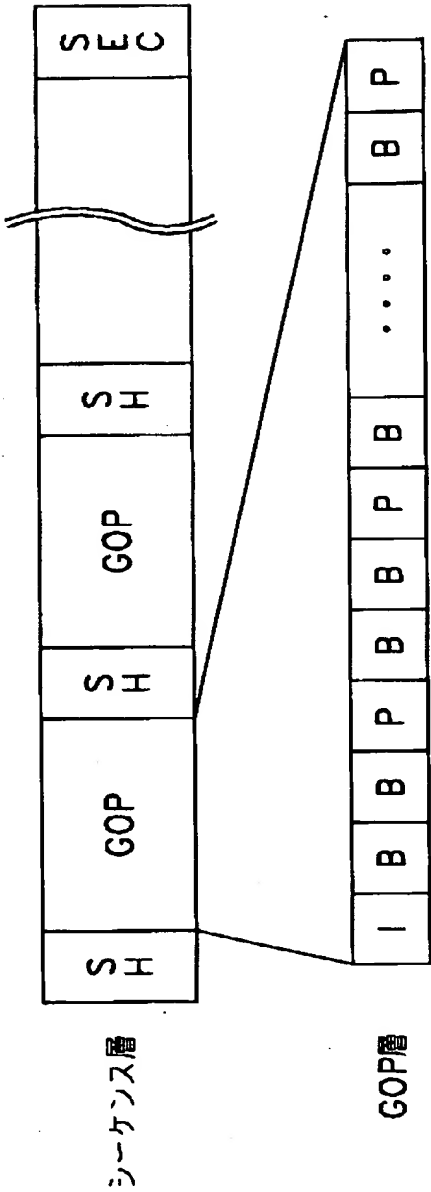
ECCブロックのデータ構成

【図 4】

32ビット	1456ビット	32ビット	1458ビット
SY0	ID IED	SY5	P1
SY1		SY5	P1
SY2		SY5	P1
SY3		SY5	P1
SY4		SY5	P1
SY1		SY6	P1
SY2		SY6	P1
SY3		SY6	P1
SY4		SY6	P1
SY1		SY7	P1
SY2		SY7	P1
SY3		SY7	EDC P1
SY4	P0	SY7	P0 P1

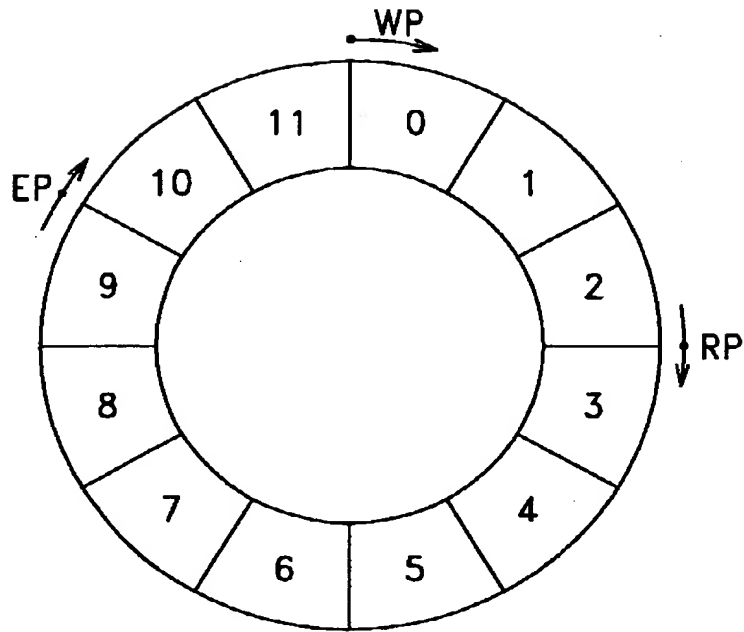
1セクタのデータの物理的な構成

【図 5】



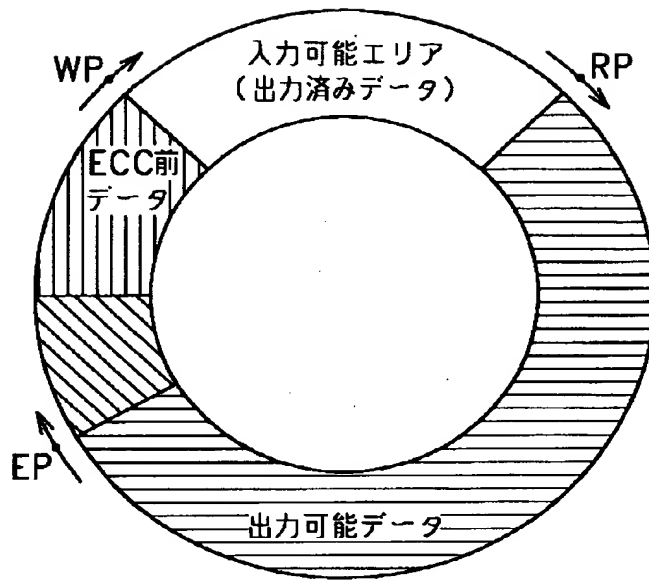
光ディスクに記録されるデータ

【図 6】



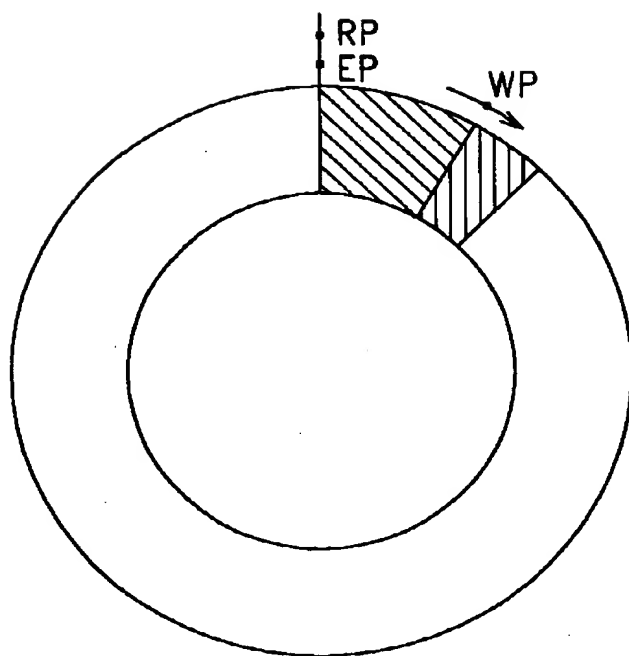
リングバッファメモリのアドレス構成

【図 7】



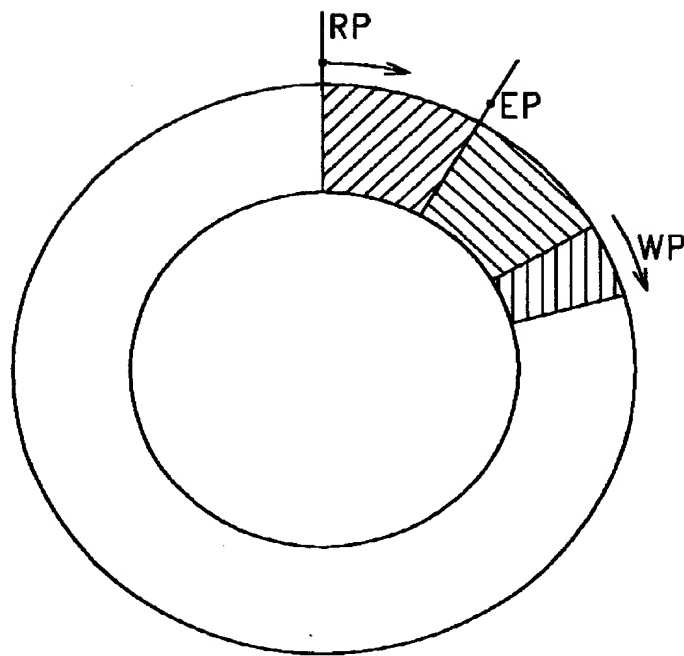
リングバッファメモリのデータ構造

【図 8】



各ポイントの説明図

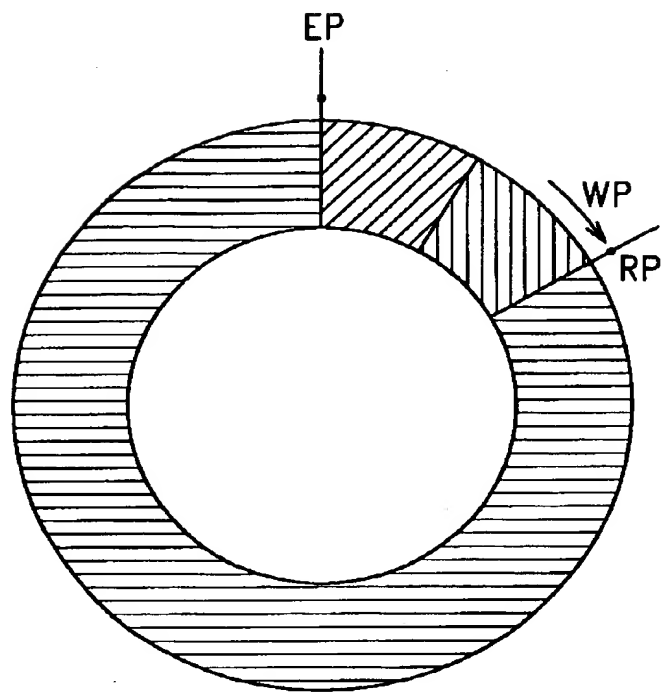
【図 9】



各ポイントの説明図



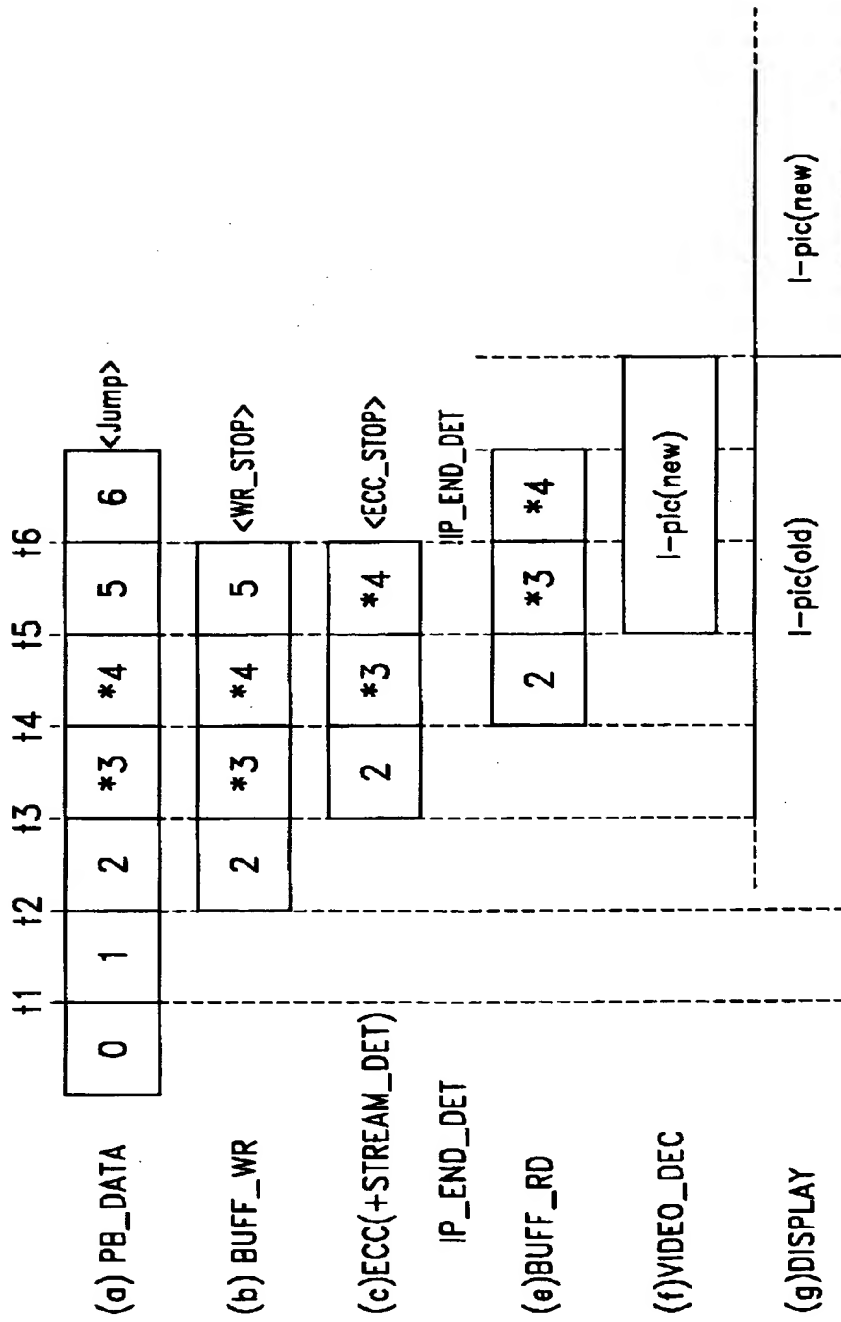
【図 1 0】



各ポイントの説明図

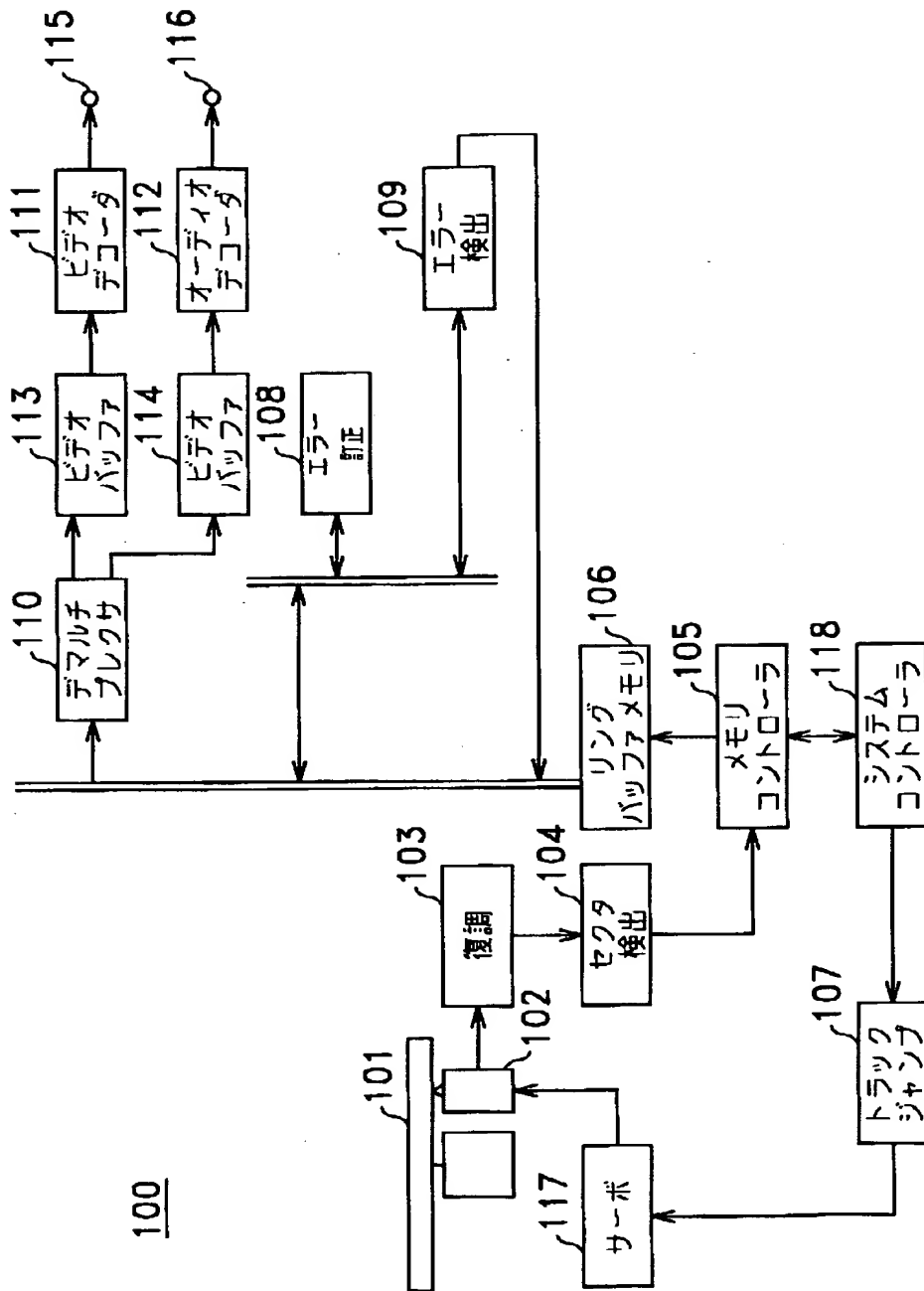


【図 1 2】



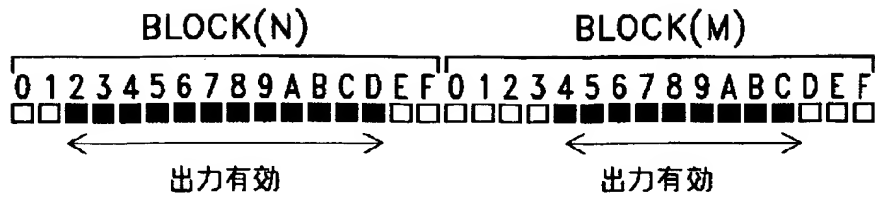
早送り再生を行うときの処理

【図 1 3】



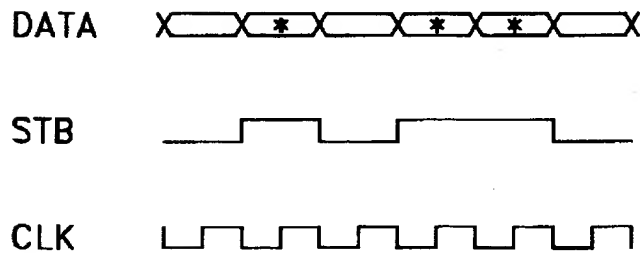
従来 of 光ディスク装置

【図 1 4】



データを再生する処理の説明図

【図 1 5】



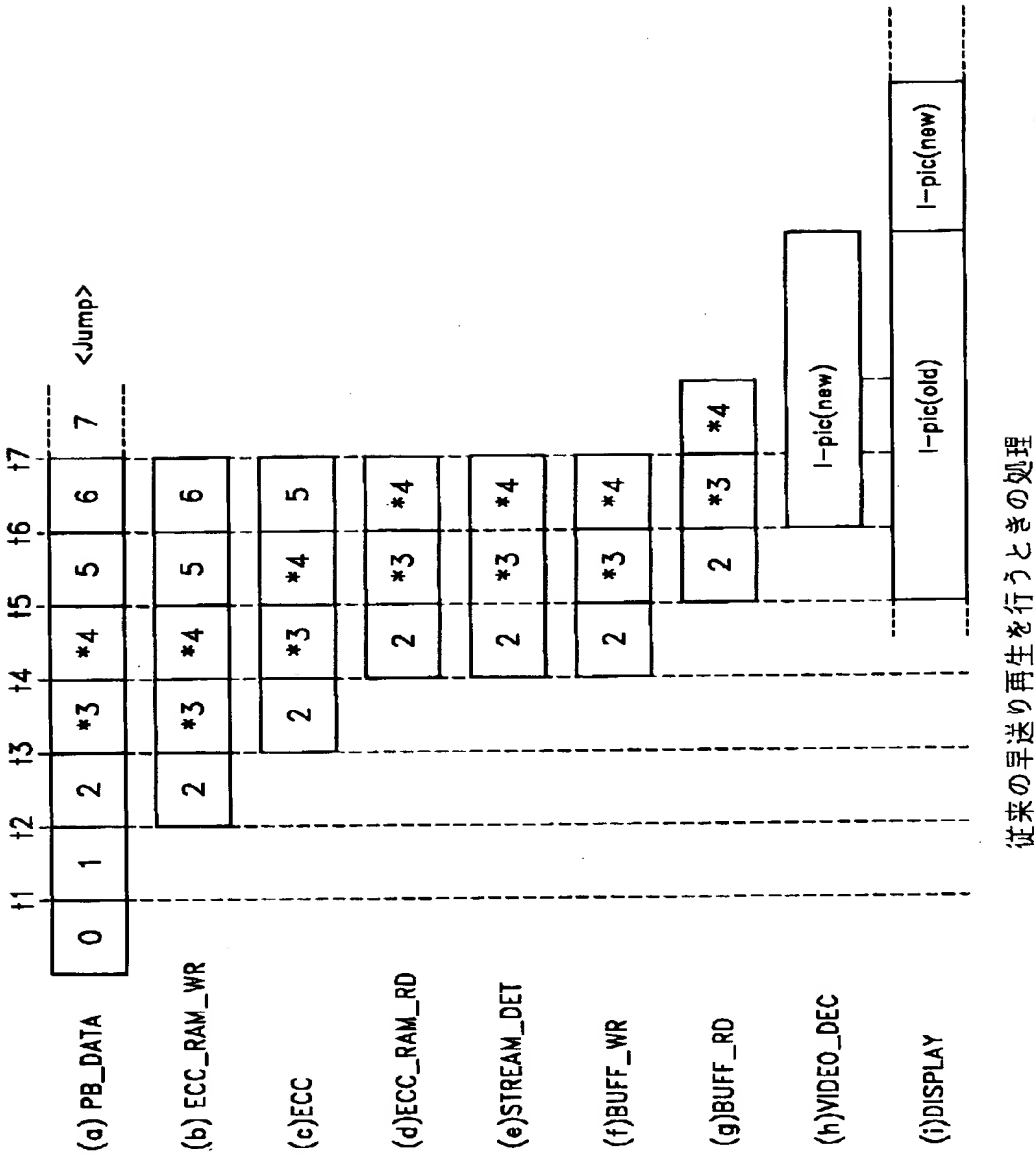
データを再生するときの処理タイミング

【図 1 6】

	t1	t2	t3	t4	t5	t6	t7	t8	t9	<Jump>
(a) PB_DATA	0	1	2	*3	*4	5	6	7	8	9
(b) BUFF_WR			2	*3	*4	5	6	7	8	
(c) ECC				2	*3	*4	5	6	7	
(d) BUFF_RD					2	*3	*4	5	6	
(e) VIDEO_DEC							l-pic(new)			
(f) DISPLAY							l-pic(old)			l-pic(new)

従来の早送り再生を行うときの処理

【図 1 7】



【書類名】 要約書

【要約】

【課題】 早送り再生等の特殊再生を行うときの処理量を低減させるとともに、早送り再生時のデータアクセス速度を向上させる。

【解決手段】 光ピックアップ 2 で再生した M P E G データのアドレス情報を用いて第 1 の再生制御情報をセクタ検出回路 4 で生成し、第 1 の再生制御情報で再生信号となる M P E G データとされエラー訂正回路 7 でエラー訂正した後の M P E G データに含まれる各ピクチャの開始位置に応じた第 2 の再生制御情報をストリーム検出回路 9 で生成し、第 2 の再生制御情報を参照して、M P E G データのうち一部の M P E G データを出力して早送り再生を行うようにシステムコントローラ 1 9 で制御することにより、例えば I ピクチャのみを用いた早送り再生を行うときの I ピクチャの再生間隔を短縮して滑らかな再生を実現する。

【選択図】 図 1



出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 1 8 5]

1. 変更年月日 1 9 9 0 年 8 月 3 0 日  
[変更理由] 新規登録  
住 所 東京都品川区北品川 6 丁目 7 番 3 5 号  
氏 名 ソニー株式会社